

Rec'd PCT/PTO

17 DEC 2004

(19) 世界知的所有權機關
國際事務局



(43) 國際公開日
2003 年 12 月 31 日 (31.12.2003)

PCT

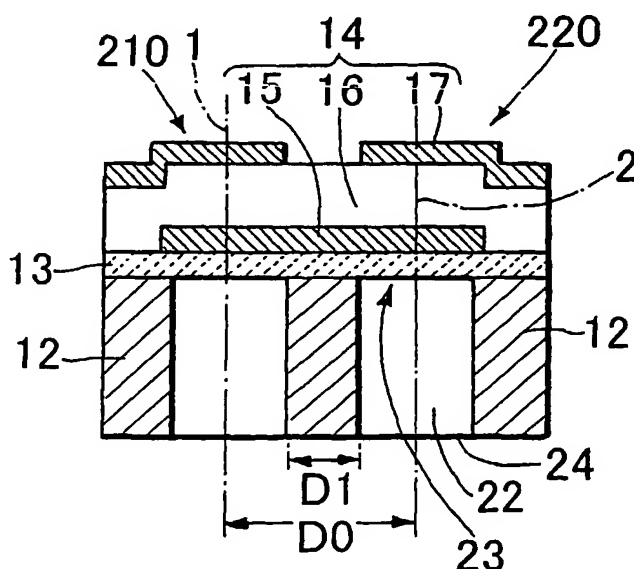
(10) 国際公開番号
WO 2004/001964 A1

- | | | |
|---|---------------------------------|--|
| (1) 国際特許分類 ⁷⁾ :
3/02, 9/54, 9/58, H01L 41/08, 41/22 | H03H 9/17, | 小串 1 9 7 8 番地の 5 宇部興産株式会社 宇部研究所内 Yamaguchi (JP). 西村 浩介 (NISHIMURA, Kosuke) [JP/JP]; 〒755-8633 山口県 宇部市 大字小串 1 9 7 8 番地の 5 宇部興産株式会社 宇部研究所内 Yamaguchi (JP). 長尾 圭吾 (NAGAO, Keigo) [JP/JP]; 〒755-8633 山口県 宇部市 大字小串 1 9 7 8 番地の 5 宇部興産株式会社 宇部研究所内 Yamaguchi (JP). |
| (21) 国際出願番号: | PCT/JP2003/007857 | |
| (22) 国際出願日: | 2003 年 6 月 20 日 (20.06.2003) | |
| (25) 国際出願の言語: | 日本語 | |
| (26) 国際公開の言語: | 日本語 | (74) 代理人: 山下 穰平 (YAMASHITA, Johel); 〒105-0001 東京都 港区 虎ノ門五丁目 1 3 番 1 号 虎ノ門 4 O M T ビル 山下国際特許事務所 Tokyo (JP). |
| (30) 優先権データ:
特願2002-179910 | 2002 年 6 月 20 日 (20.06.2002) JP | |
| (71) 出願人 (米国を除く全ての指定国について): 宇部興産株式会社 (UBE INDUSTRIES, LTD.) [JP/JP]; 〒755-8633 山口県 宇部市 大字小串 1 9 7 8 番地の 9 6 Yamaguchi (JP). | | (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW. |
| (72) 発明者; および | | |
| (75) 発明者/出願人 (米国についてのみ): 山田 哲夫 (YAMADA, Tetsuo) [JP/JP]; 〒755-8633 山口県 宇部市 大字 | | |

〔続葉有〕

(54) Title: THIN FILM PIEZOELECTRIC OSCILLATOR, THIN FILM PIEZOELECTRIC DEVICE, AND MANUFACTURING METHOD THEREOF

(54) 発明の名称: 薄膜圧電共振器、薄膜圧電デバイスおよびその製造方法



(57) Abstract: A thin film piezoelectric device includes a substrate (12) having a via hole (22) and a piezoelectric laminated structure (14) consisting of a lower electrode (15), a piezoelectric film (16), and an upper electrode (17) formed on the substrate (12) via an insulation layer (13). A plurality of thin film piezoelectric oscillators (210, 220) are formed for the via hole (22). The piezoelectric laminated structure (14) includes a diaphragm (23) located to face the via hole (22) and a support area other than it. The thin film piezoelectric oscillators (210, 220) are electrically connected by the lower electrode (15). When the straight line in the substrate plane passing through the centers (1, 2) of the diaphragm (23) of the thin film piezoelectric oscillators (210, 220) has the length D1 of the segment passing through the support area and the distance between the centers of the diaphragms of the thin film piezoelectric oscillators (210, 220) is D0, the ratio D1/D0 is 0.1 to 0.5. The via hole (22) is formed by the deep graving type reactive ion etching method.

(57) 要約: ピアホール 22 を有する基板 12 と、その上に絶縁体層 13 を介して形成された下部電極 15、圧電体膜 16 及び上部電極 17 からなる圧電積層構造体 14 とを含み、ピアホール 22 に対応して複数の薄膜圧電共振器 210、220 が形成されている薄膜圧電デバイス。圧電積層構造体 14 は、ピアホール 22 に面して位置するダイアフラム 23 とそれ以外の支持領域とからなり、薄膜圧電共振器 210、220 は下部電極 15 により電気的に接続されている。薄膜圧電共振器 210、220 のダイアフラム 23 の中心 1、2 を通過する基板面内の直線が支持領域を通過する線分の長さ D1 と、薄膜圧電共振器 210、220 のダイアフラム中心間の距離 D0 との比率 $D1/D0$ が 0.1 ~ 0.5 である。ピアホール 22 は、深彫り型反応性イオンエッチング法により形成される。

WO 2004/001964 A1



(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

薄膜圧電共振器、薄膜圧電デバイスおよびその製造方法

5 技術分野：

本発明は、圧電体薄膜を利用した薄膜圧電共振器を複数個組み合わせることにより作製される薄膜圧電デバイスに関するものであり、更に詳細に記せば、通信機用フィルターに使用される薄膜圧電共振器、薄膜圧電デバイスおよびその製造方法に関する。

- 10 また、本発明は、移動体通信機等に利用される薄膜フィルター、送受信切替器、薄膜VCO（電圧制御発振器）や各種センサーなど、広範な分野で用いられる圧電体薄膜を応用した薄膜圧電共振器、およびそれを用いたデバイスならびにその製造方法に関する。

15 背景技術：

- 圧電現象を応用したデバイスは広範な分野で用いられている。携帯機器の小型化と省力化が進む中で、RF用およびIF用フィルターとして弾性表面波（Surface Acoustic Wave：SAW）デバイスの使用が拡大している。SAWフィルターは設計および生産技術の向上によりユーザーの厳しい要求仕様に対応してきたが、利用周波数の高周波数化と共に特性向上の限界に近づき、電極形成の微細化と安定した出力確保の両面で大きな技術革新が必要となってきた。
- 20

- 一方、圧電体薄膜の厚み振動を利用した薄膜バルク波共振器（Thin Film Bulk Acoustic Resonator：以下FBAR）、積層型薄膜バルク波共振器およびフィルター（Stacked Thin Film Bulk Acoustic Resonators and Filters：以下SBAR）は、基板に設けられた薄い支持膜の上に、主として圧電体より成る薄膜と、これを駆動する電極を形成したものであり、ギガヘルツ帯での基本共振が可能である。FBARまたはSBARでフィルターを構成すれば、著しく小型化でき、かつ低損失・広帯域動作が可能な上に、半導体集積回路と一体化することができ
- 25

るので、将来の超小型携帯機器への応用が期待されている。

このような弾性波を利用した共振器、フィルター等に応用されるFBAR、SBARなどの薄膜圧電振動子は、以下のようにして製造される。

シリコンなどの半導体単結晶、シリコンウエハー上に形成された多結晶ダイヤモンド、エリンバーなどの恒弾性金属などの基板上に、種々の薄膜形成方法によって、誘電体薄膜、導電体薄膜、またはこれらを積層した下地膜を形成する。この下地膜上に圧電体薄膜を形成し、さらに必要に応じた上部構造を形成する。各層の形成後に、または全層を形成した後に、各々の膜に物理的処理または化学的処理を施すことにより、微細加工、パターニングを行う。湿式法に基づく異方性エッチングにより基板から振動部の下に位置する部分を除去した浮き構造を作製し、必要に応じて、その後1デバイス単位に分離することにより、薄膜圧電デバイスを得る。

例えば、特開昭58-153412号公報や特開昭60-142607号公報に記載された薄膜圧電振動子は、基板の上面上に下地膜、下部電極、圧電体薄膜および上部電極を形成した後に、基板の下面側から振動部となる部分の下にある基板部分を除去して、ビアホールを形成することにより製造されている。基板がシリコンからなるものであれば、加熱KOH水溶液を使用してシリコン基板の一部を裏面からエッチングして取り去ることにより、ビアホールを形成する。これにより、シリコン基板の前面側（上面側）において、圧電材料の層が複数の金属電極の間に挟み込まれた構造体の縁部をビアホールの周囲の部分で支持した形態を有する共振器を作製できる。

しかしながら、KOHなどのアルカリを使用した湿式エッチングを行うと、（111）面に平行にエッチングが進行するため、（100）シリコン基板表面に対して54.7度の傾斜でエッチングが進行し、隣り合う共振器の中心間の距離を著しく大きくしなければならない。例えば、厚さ300 μm のシリコンウエハーの上に構成された約150 μm ×150 μm の平面寸法の振動部を有する共振器は、約575 μm ×575 μm の裏面側エッチング孔を必要とし、隣り合う共振器の中心間距離は575 μm 以上になってしまう。このことは、FBAR共振器の高密度集積化を妨げるばかりでなく、圧電体薄膜を挟むように配置されている金属電極を延長して隣り合う共振器を接続する場合に該金属電極が長くなり、その電気抵抗が大き

くなるために、F B A R共振器を複数個組み合わせて作製される薄膜圧電デバイスの挿入損失が著しく大きくなるという問題がある。また、最終製品の取得量、即ち、ウェーハ上にて単位面積あたりに形成される薄膜圧電共振器の数も制限を受け、ウェーハ面積の約1/15の領域を共振器のために利用するのみでデバイス生産が行われることになる。

薄膜圧電デバイスに応用されるF B A R、S B A Rなどの薄膜圧電共振器を製造する従来技術の第2の方法は、例えば特開平2-13109号公報に記載のように、空気ブリッジ式F B A Rデバイスを作ることである。通常、最初に犠牲層（Sacrificial layer）を設置し、次にこの犠牲層の上に圧電共振器を製作する。プロセスの終わりまたは終わり近くに、犠牲層を除去して、振動部を形成する。処理はすべてウェハー前面側で行なわれるから、この方法は、ウェハー両面におけるパターンの整列および大面積のウェハー裏面側開口部を必要としない。特開2000-69594号公報には、犠牲層として燐石英ガラス（P S G）を使用した空気ブリッジ式のF B A R/S B A Rデバイスの構成と製造方法が記載されている。

しかしながら、この方法においては、エッチングによるウェハー前面での空洞形成、熱CVD（Chemical Vapor Deposition）法によるウェハー前面での犠牲層の堆積、CMP研磨によるウェハー表面の平坦化および平滑化、犠牲層上への下部電極、圧電体薄膜および上部電極の堆積とパターン形成という一連の工程の後に、空洞まで貫通するバイア（穴）を開け、ウェハー前面に堆積させた上部構造をレジスト等で保護して、バイアを通してエッチング液を浸透させることにより犠牲材料を空洞から除去する、という長くて複雑な工程を必要とし、パターン形成に使用するマスク数も大幅に増加する。製造工程が長くて複雑になると、それ自体、デバイスの高コスト化をもたらすと共に、製品の歩留りが低下して、更にデバイスを高コストなものにしてしまう。このような高価なデバイスを移動体通信機用の汎用部品として普及させることは困難である。また、燐石英ガラス（P S G）などの犠牲材料を除去するために使用するエッチング液が、上部構造を形成する下部電極、圧電体薄膜および上部電極の各層を浸食してしまうので、前記の上部構造に使用できる材料が著しく限定されるばかりでなく、所望の寸法精度を

有するFBARまたはSBAR構造を作製することが難しいという深刻な問題がある。

薄膜圧電デバイス用の圧電材料としては、窒化アルミニウム（AlN）、酸化亜鉛（ZnO）、硫化カドミウム（CdS）、チタン酸鉛（PT（PbTiO₃））、
5、チタン酸ジルコン酸鉛（PZT（Pb（Zr, Ti）O₃））などが用いられている。特にAlNは、弾性波の伝播速度が速く、高周波帯域で動作する薄膜圧電共振器、薄膜フィルター用の圧電材料として適している。

FBARおよびSBARは薄膜中における弾性波の伝播によって共振を得ているため、圧電体薄膜の振動特性はもとより、電極層や下地膜の振動特性がFBARおよびSBARの共振特性に大きく影響する。このため、電極層および下地膜の形状、
10、厚さに対しては、振動特性面から様々な制約が存在する。例えば、電極層や下地膜を厚くすると、FBARおよびSBARの実効的な電気機械結合係数が小さくなるという問題がある。一方、金属電極層を薄く、細長くすると、電気抵抗が高くなり、導体損が増加するため、複数個のFBARまたはSBARを組合せて作製される
15、薄膜圧電デバイスの構造設計に種々の制約が生じてくる。

このような理由により、ギガヘルツ帯域で十分な性能を発揮する薄膜圧電デバイスは、未だ得られていない。したがって、圧電薄膜のみならず、電極層や下地膜をも含めた振動部の電気機械結合係数、音響的品質係数（Q値）、共振周波数の温度安定性、挿入損失などの特性が総て改善された、高性能な薄膜圧電デバイスの実現
20、が強く望まれている。特に挿入損失は、共振器やフィルターを構成する上での性能を左右する重要なパラメーターであり、使用する金属電極薄膜の品質、特性に大きく依存している。

発明の開示：

25、本発明は上記問題点に鑑みてなされたものであり、本発明の目的は、電気機械結合係数が大きく、音響的品質係数（Q値）及び周波数温度特性に優れたFBARまたはSBARより成る複数個の共振器を組み合わせることにより作製される、挿入損失が小さくて、性能の改良された薄膜圧電デバイスを提供することである。

本発明によれば、以上のごとき目的を達成するものとして、下記のような音響的

品質係数、帯域幅、温度特性などに優れ、挿入損失の小さな高性能薄膜圧電デバイスおよびこれを製造する方法が提供される。

5 複数の薄膜圧電共振器を組合せて作製されるフィルターなどの薄膜圧電デバイスの挿入損失は金属電極層の導体損失に依存することが知られている。本発明者らは、隣り合う薄膜圧電共振器の間の中心間距離を短くすることにより、該隣り合う
10 薄膜圧電共振器を電氣的に接続する金属電極の電気抵抗が低下し、その結果、挿入損失を大幅に低下させることができると考えた。そこで、隣り合う薄膜圧電共振器の間の中心間距離を短くする方策を種々検討した結果、プラズマを利用した深いトレンチエッチングであるD e e p R I E（深彫り型反応性イオンエッチング）法
15 による異方性エッチングを適用することが、薄膜圧電デバイスの高性能化と低コスト化の両面で最も好ましい解決手段であることを見出した。

即ち、本発明によれば、上記の目的を達成するものとして、

複数の振動空間を有する基板と該基板上に形成された圧電積層構造体とを含み、
15 前記振動空間に対応して複数の薄膜圧電共振器が形成された薄膜圧電デバイスであって、

前記圧電積層構造体は少なくとも圧電体膜と該圧電体膜の両面のそれぞれの少なくとも一部に形成された金属電極とを有しており、

前記圧電積層構造体は、前記振動空間に面して位置するダイヤフラムと、該ダイヤフラム以外の支持領域とからなり、

20 前記薄膜圧電共振器は2つの隣り合うもの同士の少なくとも1組が前記金属電極により電氣的に接続されており、

電氣的に接続された隣り合う2つの薄膜圧電共振器の前記ダイヤフラムの中心を通過する直線が前記支持領域を通過する線分の長さD 1 と、前記電氣的に接続された隣り合う2つの薄膜圧電共振器の前記ダイヤフラムの中心間の距離D 0 との比率
25 $D 1 / D 0$ が0. 1～0. 5である少なくとも1組の前記薄膜圧電共振器を有することを特徴とする薄膜圧電デバイス、
が提供される。

本発明の一態様においては、前記電氣的に接続された隣り合う2つの薄膜圧電共振器の組の全てに関して前記比率 $D 1 / D 0$ が0. 1～0. 5である。本発明の一

態様においては、前記振動空間は前記基板の圧電積層構造体の形成された側の面からその反対側の面まで貫通するビアホールにより形成されており、該ビアホールの側壁面は前記基板の圧電積層構造体の形成された側の面に対して $80 \sim 100^\circ$ の範囲内の角度をなしている。

5 本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなる。本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器の上部電極が2つの電極部から構成されている。

10 本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、第1の前記圧電体膜と、前記金属電極を構成する内部電極と、第2の前記圧電体膜と、前記金属電極を構成する上部電極とからなる。

15 本発明の一態様においては、前記ダイアフラムには少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が付されている。本発明の一態様においては、前記圧電積層構造体の支持領域と前記基板との間にのみ少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が介在する。

20 本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜が一般式 $Al_{1-x}Ga_xN$ (但し、 $0 < x < 1$) で表され、 c 軸配向を示す窒化アルミニウムと窒化ガリウムとの固溶体より成る配向性結晶膜であって、その (0002) 面の回折ピークのロッキング・カーブ半値幅 (FWHM) が 3.0° 以下である。本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜が c 軸配向を示す酸化亜鉛薄膜であって、その (0002) 面の回折ピークのロッキング・カーブ半値幅 (FWHM) が 3.0° 以下である。
25 本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜がチタン酸鉛薄膜またはチタン酸ジルコン酸鉛薄膜である。

本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、2対の対辺を有し、少なくとも一方の対の対辺が非

平行に形成されている。本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、少なくともその一部が非方形の不規則な多角形で形成されている。本発明の一態様においては、少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、少なくともその一部に曲線部分を含む非方形の不規則な多角形で形成されている。

本発明の一態様においては、前記薄膜圧電デバイスが薄膜圧電フィルターである。本発明の一態様においては、1前記薄膜圧電フィルターは、直列接続された複数の前記薄膜圧電共振器とこれに対して分路接続された前記薄膜圧電共振器とを備えた梯子型回路で構成されている。

10 本発明の一態様においては、前記薄膜圧電デバイスが、複数の薄膜圧電フィルターを備えた送受信切替器である。本発明の一態様においては、2前記薄膜圧電フィルターは、直列接続された複数の前記薄膜圧電共振器とこれに対して分路接続された前記薄膜圧電共振器とを備えた梯子型回路で構成されている。

また、本発明によれば、上記の目的を達成するものとして、

15 上記薄膜圧電デバイスを製造する方法であって、半導体あるいは絶縁体からなる基板上に前記圧電積層構造体を形成した後に、該圧電積層構造体の形成された側と反対側から前記基板に対して深彫り型反応性イオンエッチング法により前記振動空間を形成する工程を有することを特徴とする、薄膜圧電デバイスの製造方法、が提供される。

20 更に、本発明によれば、上記の目的を達成するものとして、

振動空間を有する基板と該基板上に形成された圧電積層構造体とを用いて形成された薄膜圧電共振器であって、前記圧電積層構造体は少なくとも圧電体膜と該圧電体膜の両面のそれぞれの少なくとも一部に形成された金属電極とを有しており、前記振動空間は前記基板の圧電積層構造体の形成された側の面からその反対側の面まで貫通するピアホールにより形成されており、該ピアホールの側壁面は前記基板の圧電積層構造体の形成された側の面に対して80～100°の範囲内の角度をなしていることを特徴とする薄膜圧電共振器、
25 が提供される。

本発明では、半導体あるいは絶縁体からなる基板の上面にて、圧電材料の層が複

5 では、基板の2つの主面のうち的一方であって振動部を含む圧電積層構造体の形成される主面を便宜上「上面」と呼び、他方の主面を便宜上「下面」と呼ぶことがある。

ば垂直な断面形状を有する深いトレンチまたはビアホールを形成するのに適している。その一例を説明する。誘導結合型プラズマ (Inductively Coupled Plasma) 発生電源を備えたドライエッチング装置の反応容器内に、パターン形成されたフォトリソで所定の部分をマスクしたシリコンウエハーを装填する。シリコンウエハーは、静電チャックにより高周波 (13.56 MHz) 電極上にクランプされ、ヘリウムガス冷却により、室温付近 ($-20 \sim 60^{\circ}\text{C}$) に保持される。ガス切替制御器により、容器内部にエッチングガスである SF_6 ガスと保護膜形成用の C_4F_8 ガスとを交互に導入するという Time Modulation 法の採用により、プラズマ状態を一定に保ったままでシリコンのエッチングと側壁での保護膜形成とを交互に周期的に行うことができる。第1ステップの C_4F_8 放電時に、 C_4F_8 ガスのイオン化と解離による nCF_2 ポリマー系膜堆積で側壁保護膜が形成される。第2ステップでは、高周波バイアス電位が印加され、加工パターン底面の保護膜が効率的に除去される。第3ステップの SF_6 放電によって発生したフッ素ラジカルの衝突で、垂直方向のエッチングが進行する。各ステップの時定数を最適化することにより、必要最小限の保護膜堆積と SF_6 プラズマによる高異方性エッチングを実現することができる。エッチング速度、エッチング加工形状、シリコンとマスク物質との選択比、エッチングの均一性などは、前記各ステップの時定数に左右される。この方法には、試料温度制御のための特別な設備を必要とせず、室温付近で高エッチング速度、高異方性の加工ができるという特徴がある。

即ち、Deep RIE法の適用により、前記基板の下面から上面に向かって垂

直に近いテーパ角でビアホールの側壁が形成される。かくして、振動空間としてのビアホールに下部電極または絶縁体層が面した部位であるダイヤフラムの寸法と基板下面開口部の寸法との差が小さなビアホールが形成され、電氣的に接続された隣り合う薄膜圧電共振器の中心間距離を短くすることができる。ここでテーパ角

5 とは、基板の下面から上面に向かって形成されたビアホールの側壁面を代表する平均平面と基板下面または基板上面との為す角度であり、テーパ角 $80 \sim 100$ 度であれば、垂直に近いと言える。電氣的に接続された隣り合う薄膜圧電共振器の基板上面と平行な面内での中心（2次元の幾何学的重心）を結ぶ直線上において、該直線が隣り合う薄膜圧電共振器のダイヤフラム同士の間が存在する圧電積層構造体の支持領域を通過する線分の長さ D_1 と、該電氣的に接続された隣り合う薄膜圧電共振器の中心間距離 D_0 との比率 D_1/D_0 が、 $0.1 \sim 0.5$ となるように、複数個の薄膜圧電共振器を構成して、これをデバイス化する。電氣的に接続された隣り合う薄膜圧電共振器のすべての組合わせにおいて上記比率 D_1/D_0 が $0.1 \sim 0.5$ になるような配置が好ましいが、少なくとも1組の隣り合う薄膜圧電共振器

10 にこのような配置が適用されていてもよい。このように集積化された複数個の薄膜圧電共振器を組み合わせることにより、挿入損失が小さくて高特性、高性能な薄膜圧電デバイスを製造することができる。

本発明における薄膜圧電共振器の基板上面と平行な面内での中心（2次元の幾何学的重心）とは、薄膜圧電共振器を構成するダイヤフラムの2次元的中心であり、

20 ダイヤフラムの2次元的な幾何学的重心を意味する。2次元的な幾何学的重心は、任意の閉曲線で囲まれた形状について、その重力方向の釣り合いを2ヶ所実測して求め得るが、図形的に求めることもできる。例えば、四角形については、コクセター著の「幾何学入門」に記載の如く「四角形の各辺の3等分点8個をとり、この四角形の各頂点に隣接する2つの前記3等分点を通る直線4本により囲まれる四角形を作ると、この四角形は平行四辺形である」。このとき、その平行四辺形の対角線の交点が幾何学的重心となる。また、 n 角形（ n は4以上の整数）の場合には、 n 角形の1頂点を始点とした対角線を引いて、 $n-2$ 個の三角形に分割する。分割したそれぞれの三角形の重心の加重平均を求めれば、 n 角形全体の重心が得られる。

25

本発明における薄膜圧電共振器を構成する前記圧電積層構造体は、振動空間を有

する基板との位置関係により、2つの領域から形成されている。1つの領域は、前記振動空間上部に位置するダイアフラムであり、もう1つの領域は前記振動空間を除く基板部（支持部）上部に位置する支持領域である。

本発明においては、電氣的に接続された隣り合う薄膜圧電共振器の2次元的な中心、即ち、電氣的に接続された隣り合う圧電薄膜共振器のダイアフラムの2次元的な中心を結ぶ直線（基板上面と平行な面内にある）は、該隣り合う薄膜圧電共振器の各ダイアフラム上および2つのダイアフラムの間に存在する前記支持領域を通過する。隣り合う薄膜圧電共振器の各ダイアフラム上を通過する線分の長さを、それぞれD2、D3とし、支持領域を通過する線分の長さをD1とすれば、該隣り合う薄膜圧電共振器の中心間距離D0は、

$$D0 = D1 + D2 + D3$$

と表される。

本発明においては、電氣的に接続された隣り合う薄膜圧電共振器の2次元的中心（ダイアフラムの中心）を結ぶ直線が、隣り合う薄膜圧電共振器の間に存在する支持領域を通過する線分の長さD1と該隣り合う薄膜圧電共振器の中心間距離D0との比率D1/D0が0.1～0.5、好ましくは0.18～0.3となるような位置に、個々の薄膜圧電共振器を配置する。D1/D0比が0.1よりも小さいと、隣り合う薄膜圧電共振器を構成する2つのビアホール間の基板部分（即ち側壁部）が薄くなり、強度が著しく低下して、取り扱いが困難となる。例えば、ダイシングなどの加工中やデバイス組立て中に壊れてしまうので好ましくない。この隣り合うビアホール間の側壁部は、基板の上面に形成された圧電体膜を含む圧電積層構造体を支持する役目を果たしている。D1/D0比が0.5を超えると、電氣的に接続された隣り合う薄膜圧電共振器の中心間距離が広がり過ぎて、両者を接続する金属電極の寸法（長さ）が大きくなり、該金属電極の電気抵抗が大きくなり過ぎてしまう。金属電極の電気抵抗が大きくなると、組立てた薄膜圧電デバイスの挿入損失が増大し、通信機用フィルターなどの高周波回路部品として実用に供することができなくなる。

本発明において、D1は、例えば、25～70 μm好ましくは30～60 μmであり、D0は、例えば、100～300 μm好ましくは150～250 μmである

。これらは、小さすぎると、隣り合う薄膜圧電共振器を構成する2つのビアホールの間の基板部分（即ち側壁部）が薄くなり、強度が著しく低下して、取り扱いが困難となる。一方、大きすぎると、電氣的に接続された隣り合う薄膜圧電共振器の中心間距離が広がり過ぎて、両者を接続する金属電極の寸法（長さ）が大きくなり、

5 該金属電極の電気抵抗が大きくなり過ぎてしまう。

また、本発明によれば、電氣的に接続された隣り合う薄膜圧電共振器のダイアフラム間に存在する支持領域を通過する前記の線分の長さ D_1 と該隣り合う薄膜圧電共振器の中心間距離 D_0 との比率 D_1/D_0 が $0.1 \sim 0.5$ となるような位置に構成された薄膜圧電共振器において、該薄膜圧電共振器の振動部を構成するダイア
10 フラムの平面形状を工夫し、最適化することにより、通過帯域内に余分なスプリアス信号、ノイズが入らず、低挿入損失で高特性、高性能な薄膜圧電デバイスを製造することができる。好ましいダイアフラム平面形状の具体例としては、少なくとも一方の対の対辺同士が非平行に形成されている2対の対辺を有する形状（四辺形）、少なくともその一部に非方形の不規則な多角形を含む多角形、少なくともその一
15 部に曲線部分を含む非方形の不規則な多角形などが挙げられる。このように、ダイアフラムの平面形状の対称性を低下させることにより、所望の通過帯域内に余分なスプリアス信号、ノイズが入って来ないようにすることができ、高周波回路部品として使用される薄膜圧電デバイスの性能が向上する。

本発明の薄膜圧電デバイスは、複数の振動空間を有する基板と、該基板上に形成
20 された圧電積層構造体とを有しており、該基板を用いて複数の薄膜圧電共振器が形成されている。その薄膜圧電共振器の一実施形態として、複数の振動空間を有する基板の上に、下部電極、圧電体膜および上部電極が形成されたものを挙げる事が出来る。また、上部電極は、2つの電極部から構成されていてもよい。

また、本発明の薄膜圧電デバイスを構成する薄膜圧電共振器の他の実施形態とし
25 て、前記圧電積層構造体が、前記基板側から順に積層された、下部電極、圧電体膜、内部電極、圧電体膜および上部電極からなるものを挙げる事が出来る。

本発明においては、薄膜圧電デバイス用の圧電材料として、窒化アルミニウム（ AlN ）、窒化アルミニウム-窒化ガリウム系固溶体（ $Al_{1-x}Ga_xN$ ）、酸化亜鉛（ ZnO ）、チタン酸鉛（ $PbTiO_3$ ）、チタン酸ジルコン酸鉛（ PZT （ P

b (Z_r , T_i) O_3)) などを用いることができる。特に AlN は、弾性波の伝播速度が速く、高周波帯域で動作する薄膜圧電共振器、薄膜フィルター用の圧電材料として適している。

前記の圧電体薄膜の特長を活かしつつ、共振周波数の温度安定性を改善するには、振動部に絶縁体層として酸化シリコン (SiO_2) 層を形成することが有効である。振動部とは、前記ダイアフラムのうち、圧電体膜を挟む少なくとも2つの電極が重なり合う領域を意味する。 SiO_2 は正の温度係数を有しており、負の温度係数を有する前記の圧電体の共振周波数の温度変化を補償することができる。絶縁体層は、 SiO_2 単層でも良く、 SiO_2 および窒化シリコン (Si_3N_4 または SiN_x) を主成分とする複合層であっても良い。また、絶縁体層として Si_3N_4 単層または SiN_x 単層を用いることもできる。さらに、圧電体層の材料として用いられる AlN を絶縁体層の材料として使用することも可能である。

ここで、薄膜圧電共振器本来の優れた共振特性を実現するには、絶縁体層の厚みを特別の範囲内に設定するのが好ましい。例えば、 AlN を主成分とする圧電体薄膜の厚さを t 、前記酸化シリコンを主成分とする絶縁体層全体の厚さを t' とした時に、 $0.1 \leq t'/t \leq 0.5$ を満たす範囲にある場合、特にその効果が顕著であり、電気機械結合係数、音響的品質係数および共振周波数の温度安定性の全てが著しく良好となる。 $t'/t < 0.1$ となると、電気機械結合係数、音響的品質係数は向上する傾向を示すが、共振周波数の温度特性を改善する効果が小さくなる。また、 $t'/t > 0.5$ となると、絶縁体層の存在により、電気機械結合係数、音響的品質係数が損なわれてくる。また、絶縁体層が SiO_2 層の場合には、圧電体薄膜として AlN 以外からなるものを用いた方が、共振周波数の温度係数の絶対値が小さくなるので、FBARとしての特性が良好であり好ましい。

本発明の薄膜圧電デバイスを構成する薄膜圧電共振器においては、共振周波数の温度特性を改善する目的で、上記のように、振動部に SiO_2 および/または窒化シリコン (Si_3N_4 または SiN_x) を主成分とする絶縁体層を形成することもできるが、一方で、共振周波数の温度安定性が良好な圧電体を用いる場合には、絶縁体層を全く無くしてしまうことも可能である。即ち、 SiO_2 を主成分とする絶縁体層が前記圧電積層構造体の支持領域と前記基板の支持部との間にのみ存在し、

振動部であるダイアフラムの部分には絶縁体層が存在しないような構成も採用することができる。

薄膜圧電デバイス用の圧電材料として使用される窒化アルミニウム－窒化ガリウム系固溶体 ($\text{Al}_{1-x}\text{Ga}_x\text{N}$)、酸化亜鉛 (ZnO) より成る圧電体薄膜は、それぞれ c 軸配向を示し、X線回折法により測定した (0002) 面の回折ピークのロッキング・カーブ半値幅 (FWHM) は 3.0° 以下であるものが好ましい。ロッキング・カーブ半値幅 (FWHM) が 3.0° を超えると、電気機械結合係数 k_t^2 が低下し、デバイス化に必要な通過帯域幅が十分に取れなくなることがあり、共振特性が悪化することがある。

- 10 チタン酸鉛 ($\text{PT}(\text{PbTiO}_3)$)、チタン酸ジルコン酸鉛 ($\text{PZT}(\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3)$) については、結晶の配向性を表すロッキング・カーブ半値幅 (FWHM) に関するデバイス特性の依存性は少ない。

- 15 以上のように、電氣的に接続された隣り合う薄膜圧電共振器の中心間距離を短くし、好ましくはダイアフラムの平面形状を最適化して共振特性の良好な複数個の薄膜圧電共振器を組み合わせて集積化することにより、金属電極の導体損に起因する挿入損失を著しく低減でき、電気機械結合係数 (例えば、 $2.0 \sim 3.0 \text{ GHz}$ の範囲における共振周波数と反共振周波数の測定値から求めた電気機械結合係数 k_t^2 が 4.0% 以上である) および音響的品質係数 (Q 値) が大きく、挿入損失が小さくて、利得、帯域特性に優れた高性能な薄膜圧電デバイスを実現することができる。
- 20 このような高性能な薄膜圧電デバイスは、移動体通信機向けの各種デバイスとして利用することができる。また、本発明の薄膜圧電共振器は、前記振動空間が DEEP RIE (深彫り型反応性イオンエッチング) 法により前記基板の下面から上面に向かって垂直に近いテーパ角で形成されているために、薄膜圧電共振器同士を近接して設置することが可能となり、上記のような高性能のデバイスを提供できる。
- 25 。

図面の簡単な説明：

図 1 A は、本発明による薄膜圧電デバイスの一実施形態を示す模式的平面図である。

図 1 B は、図 1 A の X-X' 線に沿った模式的断面図である。

図 1 C は、図 1 A の Y-Y' 線に沿った模式的断面図である。

図 2 A は、本発明による薄膜圧電デバイスの別の実施形態を示す模式的平面図である。

5 図 2 B は、図 2 A の X-X' 線に沿った模式的断面図である。

図 2 C は、図 2 A の Y-Y' 線に沿った模式的断面図である。

図 3 A は、本発明による薄膜圧電デバイスの更に別の実施形態を示す模式的平面図である。

図 3 B は、図 3 A の X-X' 線に沿った模式的断面図である。

10 図 4 A は、本発明による薄膜圧電デバイスの更に別の実施形態を示す模式的平面図である。

図 4 B は、図 4 A における隣り合うダイヤフラムの中心間距離の説明図である。

図 5 A は、本発明による薄膜圧電デバイスの更に別の実施形態を示す模式的平面図である。

15 図 5 B は、図 5 A における隣り合うダイヤフラムの中心間距離の説明図である。

図 6 A は、実施例 6 の薄膜圧電デバイスのインピーダンス周波数特性を示すグラフである。

図 6 B は、実施例 6 の薄膜圧電デバイスのフィルター通過帯域特性を示すグラフである。

20 図 7 A は、実施例 13 の薄膜圧電デバイスのインピーダンス周波数特性を示すグラフである。

図 7 B は、実施例 13 の薄膜圧電デバイスのフィルター通過帯域特性を示すグラフである。

図 8 A は、薄膜圧電デバイスの一参考例を示す模式的平面図である。

25 図 8 B は、図 8 A の X-X' 線に沿った模式的断面図である。

図 9 は、本発明による薄膜圧電デバイスのさらに別の実施形態を示す模式的断面平面図である。

図 10 は、本発明による送受信切替器の構成を示すブロック図である。

発明を実施するための最良の形態：

以下に、本発明による薄膜圧電共振器、薄膜圧電デバイスおよびその製造方法の実施形態について、図面を用いて詳細に説明する。

本発明の実施形態を説明する前に、先ず、参考のための薄膜圧電デバイスについて説明する。

図8Aは薄膜圧電デバイスの一参考例を示す模式的平面図であり、図8BはそのX-X'模式的断面図である。これらの図において、薄膜圧電デバイス100はFBAR110、FBAR120、FBAR130およびFBAR140を組み合わせることにより作製されている。FBAR120は、基板12、該基板12の上面に形成された絶縁体層13、および該絶縁体層13の上面に作製された圧電積層構造体14を有する。圧電積層構造体14は、絶縁体層13の上面に形成された下部電極15、該下部電極15を覆うようにして下地膜としての絶縁体層13の上面に形成された圧電体膜16および該圧電体膜16の上面に形成された上部電極17を備えている。基板12には、空隙を形成するビアホール22が設けられている。絶縁体層13の一部はビアホール22に向けて露出している。絶縁体層13の露出部分およびこれに対応する位置に存在する圧電積層構造体14の部分が、振動部を形成するダイアフラム23を構成する。また、下部電極15および上部電極17はダイアフラム23に対応する領域内に形成された主体部15a、17aと、該主体部15a、17aと他のFBARまたは外部回路との接続のための端子部15b、17bを有する。端子部15b、17bはダイアフラム23に対応する領域外に延びている。FBAR110、FBAR130およびFBAR140の構成についても同様である。

この参考例においては、例えば基板12がシリコンからなるものであれば、加熱KOH水溶液を使用してシリコン基板の一部を下面からエッチングして取り去ることにより、ビアホール22を形成している。しかしながら、KOHなどのアルカリを使用した湿式エッチングを行うと、(111)面に平行にエッチングが進行するため、(100)シリコン基板表面に対して54.7度の傾斜でエッチングが進行し、隣り合う共振器のダイアフラム間の距離が著しく大きくなってしまふ。例えば、厚さ300μmのシリコンウェーハの上面に構成された約150μm×150μ

mの平面寸法を有するダイアフラム23は、約 $575\mu\text{m} \times 575\mu\text{m}$ の下面側エッチング開口部24を必要とし、隣り合う共振器のダイアフラム中心間距離は $575\mu\text{m}$ 以上になってしまう。即ち、電氣的に接続された隣り合う薄膜圧電共振器の間に存在する圧電積層構造体の支持領域の寸法は、該隣り合う薄膜圧電共振器のダイアフラム中心間距離の約0.74倍以上の長い距離になってしまっている。

このことにより、FBAR共振器の高密度集積化が妨げられるばかりでなく、圧電体層16を挟む金属電極（下部電極15と上部電極17）により隣り合う共振器同士を電氣的に接続する場合に、該金属電極の電気抵抗が大きくなるために、FBAR共振器110、120、130および140を組み合わせて作製される薄膜圧電デバイス100の挿入損失が著しく大きくなってしまいう問題を引き起こす。

これに対して、本発明による薄膜圧電デバイスの一実施形態は、図1A～図1Cに示す様な構成を有する。図1Aは本実施形態の薄膜圧電デバイスを示す模式的平面図であり、図1BはそのX-X'模式的断面図、図1CはそのY-Y'模式的断面図である。これらの図において、薄膜圧電デバイス200はFBAR210、FBAR220、FBAR230およびFBAR240を組み合わせることにより作製されている。FBAR220は、基板12、該基板12の上面に形成された絶縁体層13、および該絶縁体層13の上面に作製された圧電積層構造体14を有する。圧電積層構造体14は、絶縁体層13の上面に形成された下部電極15、該下部電極15を覆うようにして絶縁体層13の上面に形成された圧電体膜16および該圧電体膜16の上面に形成された上部電極17を備えている。基板12には、空隙を形成するピアホール22が設けられている。絶縁体層13の一部はピアホール22に向けて露出している。この絶縁体層13の露出部分およびこれに対応する位置に存在する圧電積層構造体14の部分が、振動部を含むダイアフラム23を構成する。また、下部電極15および上部電極17はダイアフラム23に対応する領域内に形成された主体部15a、17aと、該主体部15a、17aと他のFBARまたは外部回路との接続のための端子部15b、17bを有する。端子部15b、17bはダイアフラム23に対応する領域外に延びている。FBAR210、FBAR230およびFBAR240の構成についても同様である。

本実施形態では、Deep RIE法の適用により、基板12の一面（例えば下面）から対向面（例えば上面）に向かって垂直に近いテーパ角でビアホール22の側壁面が形成されている。かくして、振動空間としてのビアホール22に下部電極15または絶縁体層13が面した部位であるダイアフラム23の寸法と基板下面のエッチング開口部24の寸法との差が小さなビアホール22を形成しているため、隣り合う薄膜圧電共振器同士を接近させて設置することができる。このため、電氣的に接続された隣り合う薄膜圧電共振器210及び220のダイアフラム23の基板表面と平行な面内での中心（2次元的な幾何学的重心）1及び2を結ぶ直線上（図1AにおけるX-X'線）において、該直線が隣り合う薄膜圧電共振器のダイアフラム23間に存在する圧電積層構造体の支持領域を通過する線分の長さD1と該隣り合う薄膜圧電共振器のダイアフラム中心間距離D0との比率D1/D0を小さくすることができる（図1A及び図1B参照）。薄膜圧電共振器210及び220の電氣的接続は下部電極15を介して行われる。電氣的に接続された隣り合う薄膜圧電共振器210と230との関係についても同様である。また、電氣的に接続された隣り合う薄膜圧電共振器220と240との関係についても同様であるが、この場合には電氣的接続が上部電極17を介して行われる。

本実施形態の薄膜圧電デバイスは、薄膜圧電共振器210と220とを直列接続し、これらに対してそれぞれ薄膜圧電共振器230と240とを分路接続してなる梯子型回路で構成された薄膜圧電フィルターである。

図2A～図2Cには、本発明による薄膜圧電デバイスの別の実施形態が示されている。図2Aは本実施形態の薄膜圧電デバイスを示す模式的平面図であり、図2BはそのX-X'模式的断面図、図2CはそのY-Y'模式的断面図である。これらの図において、上記図1A～図1Cにおけるのと同様の機能を有する部材には同一の符号が付けられている。

薄膜圧電デバイス200はFBAR210、FBAR220、FBAR230およびFBAR240を組み合わせることにより作製されている。FBAR220は、空隙を形成するビアホール22が設けられた基板12、該基板12の上面に形成された絶縁体層13、および該絶縁体層13の上面にてビアホール22をまたいで橋架けされるように作製された圧電積層構造体14を有する。本実施形態においては

、絶縁体層 1 3 は基板 1 2 の上面のビアホール 2 2 以外の部分（圧電積層構造体 1 4 のための支持部）に存在しており、圧電積層構造体 1 4 の支持領域と基板の支持部との間に絶縁体層 1 3 が介在する。

ビアホール 2 2 に対応するダイアフラム 2 3 の部分に絶縁体層 1 3 が存在しない
5 ので、電気機械結合係数が高くなり、帯域幅が広がる。圧電積層構造体 1 4 は、その一部が絶縁体層 1 3 の上面に接している下部電極 1 5、該下部電極 1 5 を覆うようにして絶縁体層 1 3 の上面に形成された圧電体膜 1 6 および該圧電体膜 1 6 の上面に形成された上部電極 1 7 を備えている。下部電極 1 5 の一部は、絶縁体層 1 3 を介することなく、ビアホール 2 2 に向けて露出している。この下部電極 1 5 の露
10 出部分およびこれに対応する位置に存在する圧電積層構造体 1 4 の部分が、振動部を含むダイアフラム 2 3 を構成する。また、下部電極 1 5 および上部電極 1 7 はダイアフラム 2 3 に対応する領域内に形成された主体部 1 5 a、1 7 a と、該主体部 1 5 a、1 7 a と他の F B A R または外部回路との接続のための端子部 1 5 b、1 7 b を有する。端子部 1 5 b、1 7 b はダイアフラム 2 3 に対応する領域外に延び
15 ている。F B A R 2 1 0、F B A R 2 3 0 および F B A R 2 4 0 の構成についても同様である。

本実施形態においても、図 1 A～図 1 C の実施形態と同じく、隣り合う薄膜圧電共振器同士を接近させて設置することができるため、電氣的に接続された隣り合う薄膜圧電共振器 2 1 0 及び 2 2 0 のダイアフラム 2 3 の中心（2 次元的な幾何学的
20 重心）1 及び 2 を結ぶ直線上（図 2 A における X-X' 線）において、該直線が隣り合う薄膜圧電共振器のダイアフラム 2 3 間に存在する圧電積層構造体の支持領域を通過する線分の長さ D 1 と該隣り合う薄膜圧電共振器のダイアフラム中心間距離 D 0 との比率 $D 1 / D 0$ を小さくすることができる（図 2 A 及び図 2 B 参照）。薄膜圧電共振器 2 1 0 及び 2 2 0 の電氣的接続は下部電極 1 5 を介して行われる。電
25 氣的に接続された隣り合う薄膜圧電共振器 2 1 0 と 2 3 0 との関係についても同様である。また、電氣的に接続された隣り合う薄膜圧電共振器 2 2 0 と 2 4 0 との関係についても同様であるが、この場合には電氣的接続が上部電極 1 7 を介して行われる。

本実施形態の薄膜圧電デバイスは、薄膜圧電共振器 2 1 0 と 2 2 0 とを直列接続

し、これらに対してそれぞれ薄膜圧電共振器 230 と 240 とを分路接続してなる梯子型回路で構成された薄膜圧電フィルターである。

図 3 A 及び図 3 B には、本発明による薄膜圧電デバイスのさらに別の実施形態が示されている。図 3 A は本実施形態による薄膜圧電デバイスを示す模式的平面図であり、図 3 B はその X-X' 模式的断面図である。これらの図においても、上記図 1 A ~ 図 2 C におけるのと同様の機能を有する部材には同一の符号が付けられている。

薄膜圧電デバイス 200 は FBAR 210, FBAR 220, FBAR 230, FBAR 240 および FBAR 250 を組み合わせることにより作製されている。FBAR 220 は、基板 12、該基板 12 の上面に形成された絶縁体層 13、および該絶縁体層 13 の上面に作製された圧電積層構造体 14 を有する。圧電積層構造体 14 は、絶縁体層 13 の上面に形成された下部電極 15、該下部電極 15 を覆うようにして絶縁体層 13 の上面に形成された圧電体膜 16 および該圧電体膜 16 の上面に形成された上部電極 17 を備えている。基板 12 には、空隙を形成するビアホール 22 が設けられている。絶縁体層 13 の一部はビアホール 22 に向けて露出している。この絶縁体層 13 の露出部分およびこれに対応する位置に存在する圧電積層構造体 14 の部分が、振動部を含むダイアフラム 23 を構成する。下部電極 15 はダイアフラム 23 に対応する領域内に形成された主体部 15a と、該主体部 15a と他の FBAR または外部回路との接続のための端子部 15b を有する。端子部 15b はダイアフラム 23 に対応する領域外に延びている。本実施形態では、上部電極 17 は、第 1 の電極部 17A と第 2 の電極部 17B とからなる。これら電極部 17A, 17B はそれぞれ主体部 17Aa, 17Ba と端子部 17Ab, 17Bb とを有する。主体部 17Aa, 17Ba はダイアフラム 23 に対応する領域内に位置しており、該主体部 17Aa, 17Ba と他の FBAR または外部回路との接続のための端子部 17Ab, 17Bb はダイアフラム 23 に対応する領域外に延びている。

図 3 A 及び図 3 B の実施形態に示す 2 個の電極部からなる上部電極を備えた FBAR 220 は、多重モード共振器と呼ばれるものであり、上部電極 17 のうちの一方の電極部（例えば第 2 の電極部 17B）と下部電極 15 との間に入力電圧を印加

し、上部電極 17 のうちの他方の電極部（例えば第 1 の電極部 17A）と下部電極 15 との間の電圧を隣の FBAR 210 への出力電圧として伝播させることができるので、FBAR 220 自体がフィルターとしての機能を発現する。このような構成のフィルターを通過帯域フィルターの構成要素として使用することにより、素子内配線を省略できるので、該配線に起因する損失が無く、阻止帯域の減衰特性が良好となって、周波数応答性が向上する。FBAR 210 についても同様である。

本実施形態においても、図 1A～図 1C の実施形態と同じく、隣り合う薄膜圧電共振器同士を接近させて設置することができるため、電氣的に接続された隣り合う薄膜圧電共振器 210 及び 220 のダイアフラム 23 の中心（2 次元的な幾何学的重心）1 及び 2 を結ぶ直線上（図 3A における X-X' 線）において、該直線が隣り合う薄膜圧電共振器のダイアフラム 23 間に存在する圧電積層構造体の支持領域を通過する線分の長さ D1 と該隣り合う薄膜圧電共振器のダイアフラム中心間距離 D0 との比率 $D1/D0$ を小さくすることができる（図 3A 及び図 3B 参照）。電氣的に接続された隣り合う薄膜圧電共振器 210 と 240 との関係及び電氣的に接続された隣り合う薄膜圧電共振器 220 と 240 との関係についても同様である。また、電氣的に接続された隣り合う薄膜圧電共振器 210 と 230 との関係及び電氣的に接続された隣り合う薄膜圧電共振器 220 と 250 との関係についても同様であるが、この場合には電氣的接続が下部電極 15 を介して行われる。

本実施形態の薄膜圧電デバイスは、薄膜圧電共振器 210 と 220 とを直列接続し、これらに対してそれぞれ薄膜圧電共振器 230 と 240 と 250 とを分路接続してなる梯子型回路で構成された薄膜圧電フィルターである。

本発明の薄膜圧電デバイスの基板 12 としては、シリコン（100）単結晶などの半導体単結晶、シリコンウエハーなどの基材表面にダイヤモンドなどの多結晶膜を形成したものを用いることができる。基板 12 として、その他の半導体または絶縁体基板を用いることも可能である。

本発明においては、プラズマを利用した深いトレンチエッチングである Deep RIE（深彫り型反応性イオンエッチング）法によって振動部を構成するダイアフラムとなる部分の下にある基板部分を異方的に除去して、基板 12 にビアホール 22 を形成する。例えば、基板がシリコンからなるものであれば、エッチング装置

内部に SF_6 ガスと C_4F_8 ガスとを交互に導入してエッチングと側壁保護膜形成とを繰り返すことにより、側壁面と底面のエッチング速度比を制御し、毎分数 μm のエッチング速度で、側壁面を垂直に立てた深い角柱状または円柱状のピアホール加工を行うことができる。したがって、ダイアフラム23の平面形状および寸法と

5 基板下面の開口部24の平面形状および寸法とがほぼ等しくなり、隣り合う共振器のダイアフラム23を著しく接近させることができる。例えば、約 $150\mu\text{m} \times 150\mu\text{m}$ の横寸法を有するダイアフラム23を同寸法の下面側エッチング開口部24で形成することにより、隣り合う共振器のダイアフラム中心間距離を $180\mu\text{m}$ 前後の値にすることができる。

10 これにより、FBAR共振器の高密度の集積化が可能となり、圧電体層16を挟む金属電極（下部電極15と上部電極17）を用いて隣り合う共振器同士を電氣的に接続する際の該金属電極の電気抵抗を小さく抑えて、FBAR共振器210、220、230及び240更には250を組み合わせで作製される薄膜圧電デバイス200の挿入損失を著しく小さくすることができる。尚、基板12に形成される空隙

15 は、ピアホール22によるものには限定されず、振動部となるダイアフラム23の振動を許容するものであれば、別の形態であってもよい。

絶縁体層13としては、酸化シリコン（ SiO_2 ）または窒化シリコン（ Si_3N_4 または SiN_x ）を主成分とする誘電体膜を用いることができる。この絶縁体層13の材質について、主成分とは、誘電体膜中の含有量が50当量%以上である

20 成分を指す。誘電体膜は、単層からなるものであっても良いし、密着性を高めるための層（密着層）などを付加した複数層からなるものであっても良い。複数層からなる誘電体膜の例としては、前記の酸化シリコン（ SiO_2 ）層と窒化シリコン（ Si_3N_4 または SiN_x ）層とを積層したものが例示される。絶縁体層13の厚さは、例えば $0.2 \sim 1.0\mu\text{m}$ である。絶縁体層13の形成方法としては、シリ

25 コンからなる基板12の表面を熱酸化する方法やCVD（Chemical Vapor Deposition）法が例示される。さらに、ダイアフラム部に存在する誘電体膜を完全に除去してしまうことも可能である。

下部電極15および上部電極17としては、モリブデン（Mo）、タンゲステン（W）、白金（Pt）、金（Au）などの導電膜を用いることができる。Moは熱

弾性損失がA1の約 $1/56$ と低いことから、特に高周波で振動する振動部を構成するのに好適である。Mo単体、W単体だけでなく、MoまたはWを主成分（好ましくは含有量が80原子%以上）とする合金を使用することも可能である。また、MoまたはWまたはPtまたはAuとチタン（Ti）、ジルコニウム（Zr）、クロム（Cr）などの密着力を向上させる下地層（密着層）とを積層した電極を使用することも可能である。例えば、Mo/Ti積層膜、W/Ti積層膜、Mo/Zr積層膜、Pt/Ti積層膜、Au/Ti積層膜、Au/Cr積層膜などを用いることができる。下部電極15および上部電極17の厚さは、例えば50～250nmである。下部電極15および上部電極17の形成方法としては、スパッタリング法または真空蒸着法が例示され、さらに必要に応じて所望の形状へのパターン形成のためにフォトリソグラフィ技術が適用される。

圧電体膜16は、窒化アルミニウム（AlN）、窒化アルミニウム-窒化ガリウム系固溶体（ $Al_{1-x}Ga_xN$ （但し、 $0 < x < 1$ ））、酸化亜鉛（ZnO）、チタン酸鉛（PT（ $PbTiO_3$ ））、チタン酸ジルコン酸鉛（PZT（ $Pb(Zr, Ti)O_3$ ））などから選ばれる圧電材料を主成分とする圧電体膜からなる。窒化アルミニウム-窒化ガリウム系固溶体（ $Al_{1-x}Ga_xN$ ）、酸化亜鉛（ZnO）より成る圧電薄膜は、それぞれc軸配向を示し、X線回折法により測定した（0002）面の回折ピークのロッキング・カーブ半値幅（FWHM）は狭い。ロッキング・カーブ半値幅（FWHM）が大きくなり、配向性が低下すると、電気機械結合係数 k_t^2 が低下し、デバイス化に必要な通過帯域幅が取れなくなる傾向にあるばかりでなく、共振特性が悪化する傾向にある。圧電体膜16の厚さは、例えば0.5～2.5 μm である。圧電体膜16の形成方法としては、反応性スパッタリング法が例示され、さらに必要に応じて所要の形状へのパターン形成のためにフォトリソグラフィ技術が適用される。

図4Aは、本発明による薄膜圧電デバイスのさらに別の実施形態を示す模式的平面図であり、図4Bはそのダイアフラム間の各距離を示す説明図である。これらの図においても、上記図1A～図3Bにおけるのと同様の機能を有する部材には同一の符号が付けられている。図4A及び図4Bの薄膜圧電デバイス200はFBAR210、FBAR220、FBAR230、FBAR240およびFBAR250

を組み合わせることにより作製されている。

本発明においては、電氣的に接続された隣り合う薄膜圧電共振器の中心（即ち、ダイアフラムの中心 1～5）を結ぶ直線上において、該直線が隣り合う薄膜圧電共振器の間に存在する圧電積層構造体の支持領域を通過する線分の長さ D_1 と該隣り合う薄膜圧電共振器の中心間距離 D_0 との比率 D_1/D_0 が 0.1～0.5 となるような位置に複数個の薄膜圧電共振器を配置して、これをデバイス化する。図 4 A 及び図 4 B の薄膜圧電デバイス 200 において、隣り合う薄膜圧電共振器の中心を結ぶ直線が、該隣り合う薄膜圧電共振器のダイアフラム上を通過する線分の長さを、それぞれ D_2 、 D_3 とし、該隣り合う薄膜圧電共振器の間に存在する支持領域を通過する線分の長さを D_1 とすれば、該隣り合う薄膜圧電共振器の中心間距離 D_0 は、図 4 B に示すように、

$$D_0 = D_1 + D_2 + D_3$$

と表される。

図 5 A は、本発明による薄膜圧電デバイスのさらに別の実施形態を示す模式的平面図であり、図 5 B はそのダイアフラム間の各距離を示す説明図である。これらの図においても、上記図 1 A～図 4 B におけるのと同様の機能を有する部材には同一の符号が付けられている。図 5 A 及び図 5 B の薄膜圧電デバイス 200 は F B A R 210、F B A R 220、F B A R 230 および F B A R 240 を組み合わせることにより作製されている。

本発明の薄膜圧電共振器においては、振動部を構成するダイアフラムの平面形状を工夫し、最適化することにより、通過帯域内に余分なスプリアス信号、ノイズが入らず、低挿入損失で高特性、高性能な薄膜圧電デバイスを製造する。好ましいダイアフラム平面形状の具体例としては、少なくとも一方の対の対辺が非平行に形成されている 2 対の対辺を有する形状（四辺形）、少なくともその一部に非方形の不規則な多角形を含む多角形、少なくともその一部に曲線部分を含む非方形の不規則な多角形などが挙げられる。図 5 A 及び図 5 B の薄膜圧電デバイス 200 は、2 対の対辺が共に非平行に形成された四辺形の例を示す。これらの図の薄膜圧電デバイス 200 においても、隣り合う薄膜圧電共振器の中心を結ぶ直線が、該隣り合う薄膜圧電共振器のダイアフラム上を通過する線分の長さを、それぞれ D_2 、 D_3 とし

、該隣り合う薄膜圧電共振器の間に存在する支持領域を通過する線分の長さをD 1とすれば、該隣り合う薄膜圧電共振器の中心間距離D 0は、図5 Bに示すように、

$$D 0 = D 1 + D 2 + D 3$$

と表される。

5 図4 A及び図4 B並びに図5 A及び図5 Bに示した薄膜圧電デバイスの実施形態において、F B A R 2 2 0は、基板の上面に作製された圧電積層構造体1 4を有する。圧電積層構造体1 4は、絶縁体層の上面に形成された下部電極1 5、該下部電極1 5を覆うようにして絶縁体層の上面に形成された圧電体膜1 6および該圧電体膜1 6の上面に形成された上部電極1 7を備えている。また、下部電極1 5および
10 上部電極1 7はダイアフラムに対応する領域内に形成された主体部1 5 a、1 7 aと、該主体部1 5 a、1 7 aと他のF B A Rまたは外部回路との接続のための端子部1 5 b、1 7 bを有する。端子部1 5 b、1 7 bはダイアフラムに対応する領域外に延びている。F B A R 2 1 0、F B A R 2 3 0、F B A R 2 4 0およびF B A R 2 5 0の構成についても同様である。

15 図5 A及び図5 Bに示したF B A R 2 1 0、F B A R 2 2 0、F B A R 2 3 0およびF B A R 2 4 0におけるように、振動部を構成するダイアフラムを、その平面形状が2対の対辺が共に非平行である四辺形となるように形成して、ダイアフラムの対称性を低下させることにより、所望の通過帯域内に余分なスプリアス信号、ノイズが入って来ないようにすることができ、高周波回路部品として使用される薄膜
20 圧電デバイスの性能が向上する。

図9は、本発明による薄膜圧電デバイスのさらに別の実施形態を示す模式的断面平面図である。これらの図においても、上記図1 A～図5 Bにおけるのと同様の機能を有する部材には同一の符号が付けられている。

本実施形態は、上記実施形態で説明した圧電積層構造体を2つ積層したものに相当する圧電積層構造体を備えたS B A R 2 1 0' 及び2 2 0' を有する。即ち、絶縁体層1 3上に下部電極1 5、第1の圧電体膜1 6-1、内部電極1 7'、第2の圧電体膜1 6-2及び上部電極1 8がこの順に積層されている。内部電極1 7'は、第1の圧電体膜1 6-1に対する上部電極としての機能と第2の圧電体膜1 6-2に対する下部電極としての機能とを有する。本実施形態では、各S B A Rにおい
25

て、下部電極 15 または上部電極 18 と内部電極 17' との間に入力電圧を印加し、上部電極 18 または下部電極 15 と内部電極 17' との間の電圧を出力電圧として取り出すことができるので、これ自体を多極型フィルターとして使用することができる。

- 5 SBAR 210' と 220' とは、下部電極 15 を介して電氣的に接続されている。上部電極 18 または内部電極 17' を介して SBAR 210' と 220' とを電氣的に接続することも可能である。

- 本実施形態においても、電氣的に接続された隣り合う SBAR のダイアフラム 23 の中心を結ぶ直線上において、該直線が隣り合う SBAR の間に存在する圧電積層構造体の支持領域を通過する線分の長さ D1 と該隣り合う SBAR の中心間距離 D0 との比率 D1/D0 が 0.1~0.5 となるような位置に複数個の SBAR を配置している。

- 10 以上のような薄膜圧電デバイスを構成する個々の薄膜圧電共振器において、マイクロ波プローバーを使用して測定したインピーダンス特性における共振周波数 f_r および反共振周波数 f_a と電気機械結合係数 k_t^2 との間には、以下の関係

$$k_t^2 = \phi_r / \tan(\phi_r)$$

$$\phi_r = (\pi/2) (f_r / f_a)$$

がある。ここで ϕ_r は複素インピーダンスの位相の変化を表す。

簡単のため、電気機械結合係数 k_t^2 として、次式

$$20 \quad k_t^2 = 4.8 (f_a - f_r) / (f_a + f_r)$$

から算出したものを用いることができ、本明細書では、電気機械結合係数 k_t^2 の数値は、この式を用いて算出したものを採用している。

- 25 本発明者らは、図 1A~図 1C、図 2A~図 2C、図 3A 及び図 3B、図 4A 及び図 4B、図 5A 及び図 5B、並びに図 9 に示す構成の薄膜圧電デバイスについて、その特性、性能が、薄膜圧電デバイスを構成する FBAR、SBAR の構造、配置にどのように依存するのかについて検討した。その結果、電氣的に接続された隣り合う薄膜圧電共振器のダイアフラム中心間の距離を短くし、好ましくはダイアフラムの平面形状を最適化することにより、金属電極の導体損に起因する挿入損失を著しく低減でき、共振特性の良好な複数個の薄膜圧電共振器を高密度に集積化し

て、利得、帯域特性に優れた高性能な薄膜圧電デバイスを実現できることを見出した。

本発明の薄膜圧電デバイスにおいては、2.0 GHz 近傍における共振周波数と反共振周波数の測定値から求めた電気機械結合係数 k_t^2 は4.0%以上であるのが好ましい。電気機械結合係数が4.0%未満になると、作製した薄膜圧電フィルターの帯域幅が小さくなり、高周波域で使用するフィルターとして実用に供することが難しくなる傾向にある。また、挿入損失は3.0 dB以下であることが好ましい。挿入損失が3.0 dBを超えるとフィルター特性が著しく悪化し、高周波域で使用するフィルターとして実用に供することが難しくなる傾向にある。

実施例：

以下に実施例および比較例を示し、本発明をさらに詳細に説明する。

〔実施例1〕

本実施例では、以下のようにして、図2A～図2Cに示されている構造の薄膜圧電フィルターを作製した。

即ち、フォトリソグラフィーにより、厚さ250 μm の(100) Si基板12の上面を所望の形状にパターン化した後、エッチングして、高さ3.0 μm で平面寸法140×160 μm 程度の矩形に近い形状の平坦な台地を残すように、その周囲に窪みを設けた。尚、台地は形成すべき共振器のダイアフラムに対応する位置に形成した。熱酸化法により、基板の上下両面に厚さ1.0 μm のSiO₂層を形成した後、テトラエトキシシラン(Si(O(C₂H₅))₄)を原料に用いた熱CVD法により、450℃で基板上面に厚さ3.5 μm のSiO₂層を堆積させ、1000℃でアニールした。次に、微細な研磨粒子を含むスラリーを用いて、CMP (Chemical Mechanical Polishing) 研磨法により基板上面のSiO₂層を研磨して、窪みをSiO₂層で埋めた個所以外のSiO₂層を完全に除去し、平坦な台地形状のSi基板部が表面に露出するまでの表面状態にした。研磨表面は高さのRMS変動が10 nmであった。表面に露出したSiO₂層をマスクとして、Si基板の露出した部分を深さ0.3 μm ほどエッチング除去した後、DCマグネトロンスパッター法により、Ti金属層(密着層)およびMo

金属層（主電極層）をこの順番に形成し、表1に記載した材質と厚さを有するMoを主体とする下部電極膜を形成した。フォトリソグラフィーにより下部電極膜を所望の形状にパターン化して、Mo/Ti下部電極15を形成した。個々のFBARの下部電極15の主体部15aは、平面寸法 $140 \times 160 \mu\text{m}$ のダイアフラムよりも各辺が $15 \mu\text{m}$ 程度大きな矩形に近い形状とした。下部電極15を構成するMo金属層が(110)配向膜即ち単一配向膜であることは、X線回折測定により確認した。このMo/Ti下部電極15を形成した基板12上に、純度5Nの金属Alをターゲットとして反応性RFマグネトロンスパッター法により、表1に記載の条件で、表2に記載した厚みのAlN圧電体薄膜を形成した。熱燐酸を使用した湿式エッチングにより、AlN膜を所定の形状にパターン化して、AlN圧電体膜16を形成した。その後、DCマグネトロンスパッター法とリフトオフ法を使用して、図2A～図2Cに示すごとく、直列回路は厚さ $0.180 \mu\text{m}$ 、分路回路は厚さ $0.209 \mu\text{m}$ で、主体部17aがダイアフラムよりも各辺 $5 \mu\text{m}$ 程度小さな矩形に近い形状のMo上部電極17を形成した。上部電極17の主体部17aは、下部電極主体部15aに対応する位置に配置した。

以上のようにして圧電積層構造体14を形成した基板12の下面の SiO_2 層を、フォトリソグラフィーにより、上面の SiO_2 マスクに対応した所定の形状にパターン化した。さらに、マイクロマシン加工用フォトレジスト（MicroChem Corp製NANO SU-8ネガレジスト）を塗布して、フォトリソグラフィーにより下面 SiO_2 マスクと同一形状のレジストマスクを形成した。マスクを形成した基板12をDeep RIE（深彫り型反応性イオンエッチング）仕様のドライエッチング装置に装入し、装置内部に SF_6 ガスと C_4F_8 ガスを交互に導入してエッチングと側壁保護膜形成とを繰り返した。側壁面と底面のエッチング速度比を制御し、毎分数 μm の速度でエッチングを続けることにより、下部電極15がピアホール22に露出するまでエッチング加工を行って、側壁面を垂直に立てた深い角柱状のピアホール22を作製した。その結果、ダイアフラム23と基板下面の開口部24とをほぼ等しい平面形状と寸法にすることができた。電氣的に接続された隣り合う2つの薄膜圧電共振器の前記ダイアフラムの中心を通過する直線が該隣り合う薄膜圧電共振器のダイアフラム間に存在する前記圧電積層構造体の支持

領域を通過する線分の長さ D_1 と、前記隣り合う2つの薄膜圧電共振器の前記ダイヤフラムの中心間距離 D_0 との比率 D_1/D_0 の値は、0.18であった。この比率 D_1/D_0 の値は、代表的な1組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器に

5 ついても比率 D_1/D_0 の値は0.18～0.3の範囲内であった。また、全てのビアホールの側壁面のテーパ角は、基板上面に対して80～100°の範囲内であった。

上記の工程によって製造された、図2A～図2Cの構造の梯子型回路より成る薄膜圧電フィルターについて、表面構造評価用多機能X線回折装置を使用して、ディ

10 フラクトメーター法によるA1N薄膜の格子定数測定と(0002)回折ピークのロッキング・カーブ半値幅(FWHM)測定を行った。A1N薄膜の結晶性の評価結果を表1に示す。

日本国特許庁 16.07.03

[表 1]

	金属電極の材質と厚さ					圧電体薄膜の作製条件と特性				薄膜圧電デバイスの構造				
	下部電極			上部電極		材質	窒素濃度 (vol%)	薄膜形成条件 基板温度 (℃)	結晶配向性 ロッキングカーブ FWHM(deg)	構造 図面	絶縁体層 材質 厚さ** (μm)			
	密着層 材質	中間層 材質	主電極層 材質	厚さ (nm)	密着層 材質							主電極層 材質	厚さ* (nm)	
実施例 1	Ti	—	Mo	200	—	Mo	180	AlN	30	350	2.4	図 2	SiO2	0.00
実施例 2	Ti	Pt	Mo	230	Ti	Mo	208	AlN	35	300	1.8	図 2	SiO2	0.00
実施例 3	Ti	Au	Mo	210	—	Mo	244	AlN	25	325	1.6	図 1	SiO2	0.25
実施例 4	V	Au	Mo (TZM合金)	220	—	Mo (TZM合金)	225	(Al, Ga)N	35	340	1.9	図 1	SiO2	0.35
実施例 5	Ti	Al	Mo	225	—	Mo	205	AlN	50	315	1.7	図 2	SiO2	0.00
実施例 6	Ti	Au	Mo	210	Ti	Mo	237	AlN	50	305	1.4	図 2	SiO2	0.00
実施例 7	Ti	—	Mo	195	—	Al	228	AlN	25	250	2.6	図 2	SiO2	0.00
実施例 8	Ti	—	Au	170	—	Au	175	ZnO	—	240	2.3	図 3	SiO2	0.30
実施例 9	Ti	Pt	Mo (TZM合金)	235	Ti	Mo (TZM合金)	196	AlN	45	340	2.0	図 1	SiNx	0.30
実施例 10	Zr	Au	Mo	205	Zr	Mo	250	AlN	35	280	2.2	図 2	SiO2	0.00
実施例 11	Ti	—	Pt	220	Ti	Pt	185	PZT	—	600	—	図 1	SiNx	0.43
実施例 12	Ni	Al	W	225	—	Al	219	AlN	30	250	4.0	図 1	SiNx	0.40
実施例 13	Nb	Pt	W-Mo合金	210	Nb	W-Mo合金	205	(Al, Ga)N	50	270	3.5	図 1	SiO2	0.20
実施例 14	Hf	—	Pt	210	—	Pt	222	ZnO	—	270	3.6	図 2	SiO2	0.00
比較例 1	Ni	—	Mo-Re合金	195	—	Mo-Re合金	211	AlN	45	345	3.2	図 1	SiO2	0.38
比較例 2	Ti	—	Mo	230	Ti	Mo	175	AlN	45	270	2.9	図 8	SiO2	0.35
比較例 3	Ti	—	Au	160	—	Au	205	ZnO	—	260	3.0	図 8	SiO2	0.40
比較例 4	Zr	Au	Mo	210	—	Mo	243	AlN	40	260	2.8	図 2	SiO2	0.00

* 上段は直列回路における上部電極の厚さ、下段は分路回路における上部電極の厚さを表す **ダイアフラム部における絶縁体層の厚さを記載

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、梯子型回路より成る上記薄膜圧電フィルターを構成するFBARの電極端子15b, 17b間のインピーダンス特性を測定すると共に、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数 Q を求めた。

マイクロ波プローバーを使用して測定した共振特性における共振周波数 f_r および反共振周波数 f_a と電気機械結合係数 k_t^2 との間には、以下の関係がある。

$$k_t^2 = \phi_r / \tan(\phi_r)$$

$$\phi_r = (\pi/2) (f_r / f_a)$$

10 ここで ϕ_r は複素インピーダンスの位相の変化を表す。

簡単のため、電気機械結合係数 k_t^2 は次式から算出した。

$$k_t^2 = 4.8 (f_a - f_r) / (f_a + f_r)$$

得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表2に示す通りであった。

[表 2]

	薄膜圧電デバイスの構造					薄膜圧電共振器の特性 *				薄膜圧電デバイスの性能			
	ダイアフラム形状	隣合うダイアフラム間の距離			圧電薄膜の厚さ (μm)	共振周波数 (GHz)	反共振周波数 (GHz)	電気機械結合係数 K ² (%)	音響的品質係数 Q値	デバイスの種類	通帯域幅 (MHz)	挿入損失 I.L. (dB)	阻止域減衰量 (dB)
		D1 (μm)	D2+D3 (μm)	D0 (μm)									
実施例 1	矩形	34	150	184	0.18	2.65	2.72	5.92	1012	梯子型フィルタ	66.3	1.8	45.6
実施例 2	台形	35	150	185	0.19	2.45	2.51	6.19	1256	梯子型フィルタ	64.0	1.4	47.0
実施例 3	台形	35	150	185	0.19	1.91	1.96	5.29	1757	梯子型フィルタ	42.6	1.3	51.9
実施例 4	矩形	33	135	168	0.20	1.85	1.89	5.13	1556	梯子型フィルタ	40.0	1.7	49.8
実施例 5	矩形	50	160	210	0.24	2.36	2.42	6.27	1065	梯子型フィルタ	62.5	2.0	46.1
実施例 6	5 角形	53	170	223	0.24	2.12	2.18	6.50	1188	梯子型フィルタ	58.2	1.7	47.3
実施例 7	曲線を含む非方形	50	150	200	0.25	2.32	2.37	5.88	941	梯子型フィルタ	57.5	1.3	45.6
実施例 8	矩形	44	180	224	0.20	1.35	1.39	6.98	650	梯子型フィルタ	39.8	1.9	45.3
実施例 9	矩形	38	160	198	0.19	2.20	2.25	5.64	1351	梯子型フィルタ	52.3	2.3	46.0
実施例 10	台形	35	150	185	0.19	2.25	2.31	5.99	1100	送受信切替器 (梯子型フィルタ) **	56.9	1.4	46.3
実施例 11	矩形	50	150	200	0.25	1.72	1.78	8.13	189	梯子型フィルタ	59.4	2.9	24.0
実施例 12	矩形	55	175	230	0.24	2.06	2.09	4.00	825	梯子型フィルタ	34.6	1.6	39.7
実施例 13	矩形	40	165	205	0.20	2.16	2.20	4.27	872	梯子型フィルタ	38.8	2.0	40.2
実施例 14	矩形	35	140	175	0.20	1.89	1.93	4.33	500	梯子型フィルタ	34.5	2.5	35.4
比較例 1	台形	180	150	330	0.55	2.14	2.19	4.84	456	梯子型フィルタ	43.7	5.0	26.2
比較例 2	矩形	450	160	610	0.74	2.09	2.13	4.96	539	梯子型フィルタ	43.6	8.0	28.8
比較例 3	矩形	450	150	600	0.75	1.70	1.74	5.18	276	梯子型フィルタ	37.1	6.0	25.1
比較例 4	矩形	20	190	210	0.095	2.29	2.34	5.20	—	加工中に破損してデバイス化不能			

* 上段は直列回路におけるFBARの周波数特性、下段は分路回路におけるFBARの周波数特性を表す ** 送受信切替器についてはTx (送信側) の性能を記載

さらに、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、梯子型回路より成る上記薄膜圧電フィルターの信号通過特性を測定し、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの通過帯域幅、挿入損失 I 、 L 、および阻止域減衰量は表 2 に示す通りであった。

〔実施例 2〕

本実施例では、以下のようにして、図 2 に示されている構造（但し、ダイアフラム 23 は台形）の薄膜圧電フィルターを作製した。

即ち、下部電極として、Ti 金属層（密着層）、Pt 金属層（中間層）および Mo 金属層（主電極層）をこの順番に形成し、表 1 に記載した材質と厚さを有する Mo/Pt/Ti 下部電極 15 を形成したこと、上部電極として、Ti 金属層（密着層）および Mo 金属層（主電極層）をこの順番に形成し、表 1 に記載した材質と厚さを有する Mo/Ti 上部電極 17 を形成したこと、および Deep RIE に
より形成されるビアホールの平面形状を台形とすることでダイアフラム 23 の形状
を台形としたこと以外は、実施例 1 と同様の操作を繰り返して、梯子型回路より成
る薄膜圧電フィルターを作製した。本実施例の前記 $D1/D0$ は、0.19 であっ
た。この比率 $D1/D0$ の値は、代表的な 1 組の電氣的に接続された隣り合う薄膜
圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜
圧電共振器についても比率 $D1/D0$ の値は 0.18 ~ 0.3 の範囲内であった。ま
た、全てのビアホールの側壁面のテーパー角は、基板上面に対して 80 ~ 100°
の範囲内であった。

上記の工程によって製造された、図 2 の構造（但し、ダイアフラム 23 は台形）
の梯子型回路より成る薄膜圧電フィルターについて、表面構造評価用多機能 X 線回
折装置を使用して、実施例 1 と同様に、ディフラクトメーター法による AlN 薄膜
の格子定数測定と (0002) 回折ピークのロッキング・カーブ半値幅 (FWHM)
測定を行った。AlN 薄膜の結晶性の評価結果を表 1 に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナ
ライザーを使用して、実施例 1 と同様に、梯子型回路より成る上記薄膜圧電フィル
ターを構成する FBAR の共振周波数 f_r および反共振周波数 f_a の測定値から、

電気機械結合係数 k_t^2 および音響的品質係数 Q を求めた。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表 2 に示す通りであった。

さらに、実施例 1 と同様に、梯子型回路より成る上記薄膜圧電フィルターの信号通過特性を測定し、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの通過帯域幅、挿入損失 $I. L.$ および阻止域減衰量は表 2 に示す通りであった。

〔実施例 3〕

本実施例では、以下のようにして、図 1 に示されている構造（但し、ダイアフラム 2 3 は台形）の薄膜圧電フィルターを作製した。

即ち、熱酸化法により、厚さ $250 \mu\text{m}$ の (100) Si 基板 1 2 の上下両面に厚さ $1.2 \mu\text{m}$ の SiO_2 層を 1100°C で形成した後、上面側の SiO_2 層のみをエッチングして、上面の SiO_2 層の厚さを調整し、 SiO_2 から成り、表 1 に記載の厚さ値を有する絶縁体層 1 3 を形成した。この絶縁体層 1 3 の上面に、DC マグネトロンスパッター法により、Ti 金属層（密着層）、Au 金属層（中間層）および Mo 金属層（主電極層）をこの順番に形成し、フォトリソグラフィーにより、所望の形状にパターン形成して、Mo/Au/Ti 下部電極 1 5 を形成した。下部電極 1 5 の主体部 1 5 a は矩形に近い形状とした。Mo 金属層が (110) 配向膜、即ち単一配向膜であることは X 線回折測定により確認した。この Mo 下部電極 1 5 を形成した絶縁体層 1 3 上に、純度 5 N の金属 Al をターゲットとして反応性 RF マグネトロンスパッター法により、表 1 に記載の条件で、表 2 に記載した厚みの Al N 圧電体薄膜を形成した。熱燐酸を使用した湿式エッチングにより、Al N 膜を所定の形状にパターン化して Al N 圧電体膜 1 6 を形成した。その後、DC マグネトロンスパッター法とリフトオフ法を使用して、図 1 に示すごとく、直列回路では厚さ $0.190 \mu\text{m}$ 、分路回路では厚さ $0.225 \mu\text{m}$ で、主体部 1 7 a の平面面積 $23,000 \mu\text{m}^2$ 前後の台形に近い形状の Mo 上部電極 1 7 を形成した。上部電極 1 7 の主体部 1 7 a は、下部電極主体部 1 5 a に対応する位置に配置した。

以上のようにして圧電積層構造体 1 4 を形成した基板 1 2 の下面の SiO_2 層を、フォトリソグラフィーにより、上部電極主体部 1 7 a に対応した所定の形状に

パターン化した。さらに、マイクロマシン加工用フォトリソグラフィにより下面 SiO_2 マスクと同一形状のレジストマスクを形成した。マスクを形成した基板12をDeep RIE（深彫り型反応性イオンエッチング）仕様のドライエッチング装置に装入し、装置内部に SF_6 ガスと C_4F_8 ガスを交互に導入してエッチングと側壁保護膜形成とを繰り返した。側壁面と底面のエッチング速度比を制御し、毎分数 μm の速度でエッチングを続けることにより、下部電極主体部15aがビアホール22に露出するまでエッチング加工を行って、側壁面を垂直に立てた深い角柱状のビアホール22を作製した。その結果、ダイアフラム23と基板裏面の開口部24とをほぼ等しい平面形状と寸法にすることができた。本実施例の前記 $D1/D0$ は、0.19であった。この比率 $D1/D0$ の値は、代表的な1組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率 $D1/D0$ の値は0.18~0.3の範囲内であった。また、全てのビアホールの側壁面のテーパー角は、基板上面に対して $80\sim100^\circ$ の範囲内であった。

上記の工程によって製造された、図1の構造の梯子型回路より成る薄膜圧電フィルタについて、実施例1と同様に、AlN薄膜の結晶性を評価した。評価結果を表1に示す。

また、カスケード・マイクロテック製マイクロ波プローバとネットワークアナライザを使用して、実施例1と同様に、梯子型回路より成る上記薄膜圧電フィルタを構成するFBARの共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数 Q を求めた。得られた薄膜圧電フィルタの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表2に示す通りであった。

さらに、実施例1と同様に、梯子型回路より成る上記薄膜圧電フィルタの信号通過特性を測定し、フィルタとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルタの通過帯域幅、挿入損失 $I.L.$ および阻止域減衰量は表2に示す通りであった。

[実施例4]

本実施例では、以下のようにして、図1に示されている構造の薄膜圧電フィルターを作製した。

即ち、下部電極として、V金属層（密着層）、Au金属層（中間層）およびTZM合金層（主電極層）をこの順番に形成し、表1に記載した材質と厚さを有するMo（TZM合金）/Au/V下部電極15を形成したこと、このMo（TZM合金）/Au/V下部電極15を形成した絶縁体層13上に、反応性RFマグネトロンスパッター法により、表1に記載の条件で、表2に記載した厚みの窒化アルミニウム-窒化ガリウム系固溶体（ $Al_{1-x}Ga_xN$ ）薄膜を形成したこと、上部電極として、表1に記載した材質と厚さを有するMo（TZM合金）上部電極17を形成したこと、およびDeep RIEにより形成されるビアホールの平面形状を矩形とすることでダイアフラム23の形状を矩形としたこと以外は、実施例3と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルターを作製した。本実施例の前記D1/D0は、0.20であった。この比率D1/D0の値は、代表的な1組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率D1/D0の値は0.18～0.3の範囲内であった。また、全てのビアホールの側壁面のテーパ角は、基板上面に対して80～100°の範囲内であった。

上記の工程によって製造された、図1の構造の梯子型回路より成る薄膜圧電フィルターについて、実施例3と同様に、AlN薄膜の結晶性を評価した。評価結果を表1に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例3と同様に、梯子型回路より成る上記薄膜圧電フィルターのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数Qを求めると共に、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数Qは表2に示す通りであった。また、同フィルターの通過帯域幅、挿入損失I.L.および阻止域減衰量は表2に示す通りであった。

[実施例5～7]

本実施例では、以下のようにして、図2に示されている構造（但し、ダイアフラム23は表1に記載の形状）の薄膜圧電フィルターを作製した。

即ち、下部電極として、表1に記載のTi密着層、中間層およびMo金属層（主電極層）をこの順番に形成し、表1に記載した材質と厚さを有するMo/A1/TiまたはMo/Au/TiあるいはMo/Tiからなる下部電極15を形成したこと、上部電極として、表1に記載した材質と厚さを有するMoまたはMo/TiあるいはA1からなる上部電極17を形成したこと、およびDeep RIEにより形成されるビアホールの平面形状に基づきダイアフラム23の形状を表1に記載の形状としたこと以外は、実施例1と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルターを作製した。本実施例の前記D1/D0は、表2に示すとおり、0.24~0.25であった。この比率D1/D0の値は、代表的な1組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率D1/D0の値は0.18~0.3の範囲内であった。また、全てのビアホールの側壁面のテーパ角は、基板上面に対して80~100°の範囲内であった。

上記の工程によって製造された、図2の構造（但し、ダイアフラム23は表1に記載の形状）の梯子型回路より成る薄膜圧電フィルターについて、実施例1と同様に、AlN薄膜の結晶性を評価した。評価結果を表1に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例3と同様に、梯子型回路より成る上記薄膜圧電フィルターのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数Qを求めると共に、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数Qは表2に示す通りであった。また、同フィルターの通過帯域幅、挿入損失I.L.および阻止域減衰量は表2に示す通りであった。

図6Aおよび図6Bには、実施例6における薄膜圧電フィルターのインピーダンス周波数特性およびフィルター通過帯域特性を示す。本実施例の薄膜圧電フィルターでは、共振周波数ピーク31と反共振周波数ピーク32との間の微細ピークは極

めて少なく、図 6 A に示したように、通過帯域特性は著しく良好である。この良好な通過帯域特性は、ダイアフラム形状を非対称の 5 角形にしたことによる。

[実施例 8]

本実施例では、以下のようにして、図 3 に示されている構造の薄膜圧電フィルターを作製した。

即ち、下部電極として、Ti 金属層（密着層）および Au 金属層（主電極層）をこの順番に形成し、表 1 に記載した材質と厚さを有する Au/Ti 下部電極 15 を形成したこと、Au/Ti 下部電極 15 を形成した絶縁体層 13 上に、ZnO をターゲットとして、RF マグネトロンスパッター法により、表 1 に記載の条件で、表 2 に記載した厚みの ZnO 圧電体薄膜を形成したこと、上部電極として、表 1 に記載した厚さを有する 2 つの電極部 17 A, 17 B からなる Au 上部電極 17 を形成したこと、および Deep RIE により形成されるビアホールの平面形状に基づきダイアフラム 23 の形状を矩形としたこと以外は、実施例 3 と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルターを作製した。本実施例の前記 D1/D0 は、0.20 であった。この比率 D1/D0 の値は、代表的な 1 組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率 D1/D0 の値は 0.18 ~ 0.3 の範囲内であった。また、全てのビアホールの側壁面のテーパー角は、基板上面に対して 80 ~ 100° の範囲内であった。

上記の工程によって製造された、図 3 の構造の梯子型回路より成る薄膜圧電フィルターについて、実施例 3 と同様に、AlN 薄膜の結晶性の評価した。評価結果を表 1 に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例 3 と同様に、梯子型回路より成る上記薄膜圧電フィルターのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数 Q を求めると共に、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表 2 に示す通りであった。また、同フィルターの

通過帯域幅、挿入損失 I. L. および阻止域減衰量は表 2 に示す通りであった。

〔実施例 9〕

本実施例では、以下のようにして、図 1 に示されている構造と類似の薄膜圧電フィルタを作製した。

- 5 即ち、熱酸化法により形成した SiO_2 層に代えて、モノシラン (SiH_4) およびアンモニア (NH_3) を原料として用いた低圧 CVD 法により、 800°C で SiN_x 層を堆積させたこと、下部電極の主電極層を Mo から TZM 合金層に変え中間層を Au から Pt に変えて、表 1 に記載した材質と厚さを有する Mo (TZM 合金) / Pt / Ti 下部電極 15 を形成したこと、上部電極の主電極層を Mo から TZM 合金層に変え Ti 密着層を用いて、表 1 に記載した材質と厚さを有する Mo (TZM 合金) / Ti 上部電極 17 を形成したこと、Deep RIE により形成されるビアホールの平面形状に基づきダイアフラム 23 の形状を矩形としたこと、および薄膜圧電フィルタを構成する個々の FBAR の配列を梯子型回路から格子型回路に変更したこと以外は、実施例 3 と同様の操作を繰り返して、格子型回路より
- 10 成る薄膜圧電フィルタを作製した。本実施例の前記 D_1/D_0 は、0.19 であった。この比率 D_1/D_0 の値は、代表的な 1 組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率 D_1/D_0 の値は 0.18 ~ 0.3 の範囲内であった。また、全てのビアホールの側壁面のテーパ角は、基板上面に対して $80 \sim 100^\circ$ の範囲内であった。
- 15 20

上記の工程によって製造された、格子型回路より成る薄膜圧電フィルタについて、実施例 3 と同様に、AlN 薄膜の結晶性を評価した。評価結果を表 1 に示す。

- また、カスケード・マイクロテック製マイクロ波プローバとネットワークアナライザを使用して、格子型回路より成る上記薄膜圧電フィルタを構成する FBAR の電極端子 15b、17b 間のインピーダンス特性を測定すると共に、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数 Q を求めた。得られた薄膜圧電フィルタの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表 2 に示す通りであった。
- 25

さらに、カスケード・マイクロテック製マイクロ波プローバとネットワークア

ナライザーを使用して、格子型回路より成る上記薄膜圧電フィルターの信号通過特性を測定し、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの通過帯域幅、挿入損失 I. L. および阻止域減衰量は表 2 に示す通りであった。

5 [実施例 10]

本実施例では、以下のようにして、図 2 に示されている構造（但し、ダイアフラム 23 は台形）の送信用薄膜圧電フィルターおよび受信用薄膜圧電フィルターに 90 度位相整合器を組み合わせた送受信切替器を作製した。

即ち、下部電極として、表 1 に記載の密着層、中間層および主電極層をこの順
10 番に形成し、表 1 に記載した材質と厚さを有する Mo/Au/Zr 下部電極 15 を形成したこと、上部電極として、表 1 に記載した材質と厚さを有する Mo/Zr 上部電極 17 を形成したこと、および Deep RIE により形成されるビアホール
15 の平面形状に基づきダイアフラム 23 の形状を台形としたこと以外は、実施例 1 と同様の操作を繰り返して、梯子型回路より成る送信用薄膜圧電フィルターおよび受信用薄膜圧電フィルターをそれぞれ作製した。次に、これらの薄膜圧電フィルターを 90 度位相整合器を介して結合させて、図 10 に示すような送受信切替器を作製した。

図 10 において、送受信切替器 300 は、送信用薄膜圧電フィルター 310、受信用薄膜圧電フィルター 330 及び 90 度位相整合器 350 を含んでなる。送信用
20 薄膜圧電フィルター 310 の一方端は送信ポート 302 と接続されており、受信用薄膜圧電フィルター 330 の一方端は受信ポート 304 と接続されている。送信用薄膜圧電フィルター 310 及び受信用薄膜圧電フィルター 330 の他方端は 90 度位相整合器 350 を介して送受共用ポートとしてのアンテナポート 306 と接続されている。すなわち、90 度位相整合器 350 は、アンテナポート 306、送信用
25 薄膜圧電フィルター 310 及び受信用薄膜圧電フィルター 330 と、それぞれ接続されている。送信ポート 302 は送信回路に接続され、受信ポート 304 は受信回路に接続され、アンテナポート 306 はアンテナ ANT に接続される。送信用薄膜圧電フィルター 310 及び受信用薄膜圧電フィルター 330 は、チップ状の形態をなしており、90 度位相整合器 350 及び所要の配線の形成された基板上に実装さ

れる。

本実施例の前記D1/D0は、0.19であった。この比率D1/D0の値は、代表的な1組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率D1/D0の値は0.18~0.3の範囲内であった。また、全てのビアホールの側壁面のテーパ角は、基板上面に対して80~100°の範囲内であった。

上記の工程によって製造された送受信切替器を構成する、図2の構造（但し、ダイアフラム23は台形）の梯子型回路より成る薄膜圧電フィルターについて、実施例1と同様に、AlN薄膜の結晶性を評価した。評価結果を表1に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例1と同様に、送受信切替器を構成する上記の梯子型回路より成る薄膜圧電フィルターの共振周波数 f_r 、反共振周波数 f_a 、電気機械結合係数 k_t^2 および音響的品質係数Qを求めた。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数Qは表2に示す通りであった。

さらに、実施例1と同様に、送受信切替器を構成する上記の梯子型回路より成る薄膜圧電フィルターの信号通過特性を測定し、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの通過帯域幅、挿入損失I.L.および阻止域減衰量は表2に示す通りであった。

[実施例11, 12]

本実施例では、以下のようにして、図1に示されている構造の薄膜圧電フィルターを作製した。

即ち、下部電極として、表1に記載の密着層、中間層および主電極層をこの順番に形成し、表1に記載した材質と厚さを有するPt/TiまたはW/Al/Niからなる下部電極15を形成したこと、Pt/TiまたはW/Al/Ni下部電極15を形成した絶縁体層13上に、RFマグネトロンスパッター法または反応性RFマグネトロンスパッター法により、表1に記載の条件で、表2に記載した厚みのPZT(Pb(Zr, Ti)O₃)圧電体薄膜またはAlN圧電体薄膜を形成したこと、および上部電極として、表1に記載した厚さを有するPt/TiまたはAl

からなる上部電極 17 を形成したこと以外は、実施例 9 と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルターを作製した。本実施例の前記 D1/D0 は、表 2 に示すとおりである。この比率 D1/D0 の値は、代表的な 1 組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率 D1/D0 の値は 0.18 ~ 0.3 の範囲内であった。また、全てのビアホール of 側壁面のテーパ角は、基板上面に対して 80 ~ 100° の範囲内であった。

上記の工程によって製造された、図 1 の構造の梯子型回路より成る薄膜圧電フィルターについて、実施例 3 と同様に、AlN 薄膜の結晶性の評価した。評価結果を表 1 に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例 3 と同様に、梯子型回路より成る上記薄膜圧電フィルターのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数 Q を求めると共に、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表 2 に示す通りであった。また、同フィルターの通過帯域幅、挿入損失 $I.L.$ および阻止域減衰量は表 2 に示す通りであった。

[実施例 13]

本実施例では、以下のようにして、図 1 に示されている構造の薄膜圧電フィルターを作製した。

即ち、下部電極として、Nb 金属層（密着層）、Pt 金属層（中間層）および W-Mo 合金層（主電極層）をこの順番に形成し、表 1 に記載した材質と厚さを有する W-Mo 合金/Pt/Nb 下部電極 15 を形成したこと、この W-Mo 合金/Pt/Nb 下部電極 15 を形成した絶縁体層 13 上に、反応性 RF マグネトロンスパッター法により、表 1 に記載の条件で、表 2 に記載した厚みの窒化アルミニウム-窒化ガリウム系固溶体 ($Al_{1-x}Ga_xN$) 薄膜を形成したこと、上部電極として、表 1 に記載した材質と厚さを有する W-Mo 合金/Nb 上部電極 17 を形成したこと、および Deep RIE により形成されるビアホールの平面形状に基づきダ

イアフラム 2 3 の形状を矩形としたこと以外は、実施例 3 と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルターを作製した。本実施例の前記 D_1 / D_0 は、0.20 であった。この比率 D_1 / D_0 の値は、代表的な 1 組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率 D_1 / D_0 の値は 0.18 ~ 0.3 の範囲内であった。また、全てのビアホールの側壁面のテーパ角は、基板上面に対して $80 \sim 100^\circ$ の範囲内であった。

上記の工程によって製造された、図 1 の構造の梯子型回路より成る薄膜圧電フィルターについて、実施例 3 と同様に、A1N 薄膜の結晶性を評価した。評価結果を表 1 に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例 3 と同様に、梯子型回路より成る上記薄膜圧電フィルターのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数 Q を求めると共に、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表 2 に示す通りであった。また、同フィルターの通過帯域幅、挿入損失 $I.L.$ および阻止域減衰量は表 2 に示す通りであった。

図 7 A および図 7 B には、本実施例 1 3 における薄膜圧電フィルターのインピーダンス周波数特性およびフィルター通過帯域特性を示す。図 6 A および図 6 B（実施例 6）と図 7 A および図 7 B（本実施例）とを比較すると分かるように、本実施例の図 7 A では共振周波数ピーク 3 1 と反共振周波数 3 2 との間に多くの微細なピークが存在するのに対して、実施例 6 の図 6 A では、共振周波数ピーク 3 1 と反共振周波数ピーク 3 2 との間の微細ピークは極めて少ない。したがって、図 6 B および図 7 B に示したフィルター通過帯域特性を比較すると分かるように、実施例 6 の薄膜圧電フィルターの方が通過帯域特性が良好である。この通過帯域特性における差異は、主としてダイアフラム形状に依存しており、同形状を非対称の 5 角形することが、矩形形状よりも好ましいということを示している。

〔実施例 1 4〕

本実施例では、以下のようにして、図2に示されている構造の薄膜圧電フィルターを作製した。

即ち、下部電極として、表1に記載の密着層および主電極層をこの順番に形成し、表1に記載した材質と厚さを有するPt/Hf下部電極15を形成したこと、上部電極として、表1に記載した厚さを有するPt上部電極17を形成したこと、圧電体膜として、ZnOをターゲットとして、RFマグネトロンスパッター法により、表1に記載の条件で、表2に記載した厚みのZnO圧電体薄膜を形成したこと以外は、実施例1と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルターを作製した。本実施例の前記D1/D0は、0.20であった。この比率D1/D0の値は、代表的な1組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率D1/D0の値は0.18~0.3の範囲内であった。また、全てのビアホール

の側壁面のテーパ角は、基板上面に対して80~100°の範囲内であった。上記の工程によって製造された、図2の構造の梯子型回路より成る薄膜圧電フィルターについて、実施例1と同様に、A1N薄膜の結晶性を評価した。評価結果を表1に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例1と同様に、梯子型回路より成る上記薄膜圧電フィルターのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数Qを求めると共に、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数Qは表2に示す通りであった。また、同フィルターの通過帯域幅、挿入損失I.L.および阻止域減衰量は表2に示す通りであった。

[比較例1]

本比較例では、以下のようにして、図1A~図1Cに示されている構造（但し、ダイアフラム23は台形）の薄膜圧電フィルターを作製した。

即ち、下部電極として、Ni金属層（密着層）、およびMo-Re合金層（主電極層）をこの順番に形成し、表1に記載した材質と厚さを有するMo-Re合金

／Ni 下部電極 15 を形成したこと、このMo-R e 合金／Ni 下部電極 15 を形成した絶縁体層 13 上に、反応性RFマグネトロンスパッター法により、表1に記載の条件で、表2に記載した厚みのAlN薄膜を形成したこと、上部電極として、表1に記載した材質と厚さを有するMo-R e 上部電極 17 を形成したこと以外は、実施例3と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルタ

5 ーを製作した。本比較例の前記D1/D0は、0.55であった。この比率D1/D0の値は、代表的な1組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率D1/D0の値は0.5～0.6の範囲内であった。

10 上記の工程によって製造された、図1の構造（但し、ダイアフラム23は台形）の梯子型回路より成る薄膜圧電フィルタについて、実施例3と同様に、AlN薄膜の結晶性を評価した。評価結果を表1に示す。

また、カスケード・マイクロテック製マイクロ波プローバーとネットワークアナライザーを使用して、実施例3と同様に、梯子型回路より成る上記薄膜圧電フィルタのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数Qを求めると共に、フィルタとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルタの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数Qは表2に示す通りであった。また、同フィルタの通過帯域幅、挿入損失I.L.および阻止域減衰量は表2に示す通りであった。

15 20

[比較例2、3]

本比較例では、以下のようにして、図8A及び図8Bに示されている構造の薄膜圧電フィルタを製作した。

即ち、熱酸化法により、厚さ300 μm の(100)Si基板12の上下両面に、厚さ1.0 μm のSiO₂層を1100℃で形成した後、上面側のSiO₂層のみをエッチングして、上面のSiO₂層の厚さを調整し、SiO₂から成り、表1に記載の厚さ値を有する絶縁体層13を形成した。この絶縁体層13の上面に、DCマグネトロンスパッター法により、表1に記載の密着層および主電極層をこの順番に形成し、フォトリソグラフィーにより、所望の形状にパターニングして、Mo／

25

Ti または Au/Ti からなる下部電極 15 を形成した。下部電極 15 の主体部 15a はダイアフラム 23 よりも各辺 $40\ \mu\text{m}$ 程度大きな矩形に近い形状とした。Mo 金属層が (110) 配向膜、即ち単一配向膜であることは X 線回折測定により確認した。この Mo 下部電極 15 を形成した絶縁体層 13 上に、金属 Al をターゲットとする反応性 RF マグネトロンスパッター法または ZnO をターゲットとする RF マグネトロンスパッター法により、表 1 に記載の条件で、表 2 に記載した厚みの AlN 圧電体薄膜または ZnO 圧電体薄膜を形成した。熱燐酸を使用した湿式エッチングにより AlN 膜を、または燐酸-塩酸混合水溶液を使用した湿式エッチングにより ZnO 膜を、所定の形状にパターン化して、AlN または ZnO より成る圧電体膜 16 を形成した。

その後、DC マグネトロンスパッター法とリフトオフ法を使用して、表 1 に記載した材質と厚さで、主体部 17a がダイアフラム 23 よりも各辺 $5\ \mu\text{m}$ 程度小さな矩形に近い形状の Mo/Ti または Au からなる上部電極 17 を形成した。上部電極 17 の主体部 17a は、下部電極主体部 15a に対応する位置に配置した。

以上のようにして、下部電極 15、上部電極 17 および圧電体薄膜 16 より成る圧電積層構造体 14 を形成した Si 基板 12 の下面に形成された厚さ $1.0\ \mu\text{m}$ の SiO_2 層を、フォトリソグラフィによりパターン形成して、湿式エッチング用のマスクを作製した。Si 基板 12 の上面に形成した圧電積層構造体 14 をプロテクトワックスで被覆し、下面に形成した SiO_2 マスクを用いて、ダイアフラム 23 に対応する Si 基板 12 の部分を加熱した KOH でエッチング除去し、空隙となるビアホール 22 を作製した。その結果、ダイアフラムの平面寸法が $150\ \mu\text{m} \times 150\ \mu\text{m}$ または $160\ \mu\text{m} \times 160\ \mu\text{m}$ 前後であり、基板裏面の開口部の平面寸法が $575\ \mu\text{m} \times 575\ \mu\text{m}$ または $585\ \mu\text{m} \times 585\ \mu\text{m}$ のビアホール 22 が得られた。本比較例の前記 D1/D0 は、表 2 に示したとおりである。この比率 D1/D0 の値は、代表的な 1 組の電氣的に接続された隣り合う薄膜圧電共振器についてのものであるが、他の組の電氣的に接続された隣り合う薄膜圧電共振器についても比率 D1/D0 の値は 0.7~0.8 の範囲内であった。

上記の工程によって製造された、図 8A 及び図 8B の構造の梯子型回路より成る薄膜圧電フィルターについて、実施例 3 と同様に、AlN 薄膜の結晶性を評価した

。評価結果を表 1 に示す。

また、カスケード・マイクロテック製マイクロ波プローパーとネットワークアナライザーを使用して、実施例 3 と同様に、梯子型回路より成る上記薄膜圧電フィルターのインピーダンス特性および信号通過特性を測定し、共振周波数 f_r および反

- 5 共振周波数 f_a の測定値から、電気機械結合係数 k_t^2 および音響的品質係数 Q を求めると共に、フィルターとしての性能（通過帯域幅、挿入損失、阻止域減衰量）を評価した。得られた薄膜圧電フィルターの厚み振動の基本周波数、電気機械結合係数 k_t^2 および音響的品質係数 Q は表 2 に示す通りであった。また、同フィルターの通過帯域幅、挿入損失 $I.L.$ および阻止域減衰量は表 2 に示す通りであった。

10 [比較例 4]

本比較例では、以下のようにして、図 2 に示されている構造の薄膜圧電フィルターの作製を、前記 D_1/D_0 が 0.095 となるように、試みた。

- 即ち、下部電極として、 Zr 金属層（密着層）、 Au 金属層（中間層）および Mo 金属層（主電極層）をこの順番に形成し、表 1 に記載した材質と厚さを有する $Mo/Au/Zr$ 下部電極 15 を形成したこと、上部電極として、表 1 に記載した厚さを有する Mo 上部電極 17 を形成したこと以外は、実施例 1 と同様の操作を繰り返して、梯子型回路より成る薄膜圧電フィルターを作製しようとしたが、隣り合うダイアフラム間に存在する支持領域の幅に相当する寸法 D_1 が小さいので、ダイシング、チップ化などの加工中に基板が破損して、薄膜圧電フィルターとしてデバイス化することが出来なかった。このため、 $FBAR$ またはフィルターとしての特性を評価することが出来なかった。
- 20

上記の工程によって薄膜圧電フィルターの作製を試みた試料について、実施例 1 と同様に、 AlN 薄膜の結晶性を評価した。評価結果を表 1 に示す。

25 産業上の利用可能性：

以上説明したように、本発明によれば、プラズマを利用した深いトレンチエッチングである $Deep\ RIE$ （深彫り型反応性イオンエッチング）法により、振動部となる部分の下にある基板部分を基板の下面側から異方的に除去して、振動空間となるピアホールを形成することで、ダイアフラムの寸法と基板下面開口部の寸法

との差が小さなピアホールを作製でき、これにより、薄膜圧電デバイスの金属電極により電氣的に接続された隣り合う薄膜圧電共振器のダイアフラム中心間距離を短くして、金属電極の導体損に起因する挿入損失を著しく低減することができる。

- 本発明の薄膜圧電デバイスによれば、電氣的に接続された隣り合う薄膜圧電共振器のダイアフラム中心間距離が短く、近接した位置に配置された複数個の薄膜圧電共振器を組み合わせることで集積化することにより、金属電極の導体損に起因する挿入損失を著しく低減でき、低挿入損失で、電気機械結合係数や音響的品質係数（Q）の優れた薄膜圧電デバイスを実現できる。また、薄膜圧電共振器の振動部を構成するダイアフラムの平面形状を工夫し、最適化することにより、通過帯域内に余分なスプリアス信号、ノイズが入らず、低挿入損失で、利得、帯域特性に優れた薄膜圧電デバイスに仕上がる。本発明の薄膜圧電デバイスを用いた場合、挿入損失が小さく、利得、帯域特性に優れているため、VCO（圧電薄膜共振子）、フィルター、送受信切替器としての性能が向上し、移動体通信機向けの各種デバイスとして利用することができる。

請求の範囲

1. 複数の振動空間を有する基板と該基板上に形成された圧電積層構造体とを含み、前記振動空間に対応して複数の薄膜圧電共振器が形成された薄膜圧電デバイスであって、

前記圧電積層構造体は少なくとも圧電体膜と該圧電体膜の両面のそれぞれの少なくとも一部に形成された金属電極とを有しており、

前記圧電積層構造体は、前記振動空間に面して位置するダイヤフラムと、該ダイヤフラム以外の支持領域とからなり、

10 前記薄膜圧電共振器は2つの隣り合うもの同士の少なくとも1組が前記金属電極により電氣的に接続されており、

電氣的に接続された隣り合う2つの薄膜圧電共振器の前記ダイヤフラムの中心を通過する直線が前記支持領域を通過する線分の長さD1と、前記電氣的に接続された隣り合う2つの薄膜圧電共振器の前記ダイヤフラムの中心間の距離D0との比率D1/D0が0.1～0.5である少なくとも1組の前記薄膜圧電共振器を有することを特徴とする薄膜圧電デバイス。

2. 前記電氣的に接続された隣り合う2つの薄膜圧電共振器の組の全てに関して前記比率D1/D0が0.1～0.5であることを特徴とする、請求項1記載の薄膜圧電デバイス。

20 3. 前記振動空間は前記基板の圧電積層構造体の形成された側の面からその反対側の面まで貫通するビアホールにより形成されており、該ビアホールの側壁面は前記基板の圧電積層構造体の形成された側の面に対して80～100°の範囲内の角度をなしていることを特徴とする、請求項1記載の薄膜圧電デバイス。

25 4. 少なくとも1つの前記薄膜圧電共振器において、前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなることを特徴とする、請求項1記載の薄膜圧電デバイス。

5. 少なくとも1つの前記薄膜圧電共振器の上部電極が2つの電極部から構成されていることを特徴とする、請求項4記載の薄膜圧電デバイス。

6. 少なくとも1つの前記薄膜圧電共振器において、前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、第1の前記圧電体膜と、前記金属電極を構成する内部電極と、第2の前記圧電体膜と、前記金属電極を構成する上部電極とからなることを特徴とする、請求項1記載の薄膜圧電デバイス。

7. 前記ダイアフラムには少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が付されていることを特徴とする、請求項1記載の薄膜圧電デバイス。

8. 前記圧電積層構造体の支持領域と前記基板との間にのみ少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が介在することを特徴とする、請求項1記載の薄膜圧電デバイス。

9. 少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜が一般式 $Al_{1-x}Ga_xN$ (但し、 $0 < x < 1$) で表され、c軸配向を示す窒化アルミニウムと窒化ガリウムとの固溶体より成る配向性結晶膜であって、その(0002)面の回折ピークのロッキング・カーブ半値幅(FWHM)が 3.0° 以下であることを特徴とする、請求項1記載の薄膜圧電デバイス。

10. 少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜がc軸配向を示す酸化亜鉛薄膜であって、その(0002)面の回折ピークのロッキング・カーブ半値幅(FWHM)が 3.0° 以下であることを特徴とする、請求項1記載の薄膜圧電デバイス。

11. 少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜がチタン酸鉛薄膜またはチタン酸ジルコン酸鉛薄膜であることを特徴とする、請求項1記載の薄膜圧電デバイス。

12. 少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、2対の対辺を有し、少なくとも一方の対の対辺が非平行に形成されていることを特徴とする、請求項1記載の薄膜圧電デバイス。

13. 少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、少なくともその一部が非方形の不規則な多角形で形成されていることを特徴とする、請求項1記載の薄膜圧電デバイス。

1 4. 少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、少なくともその一部に曲線部分を含む非方形の不規則な多角形で形成されていることを特徴とする請求項1記載の薄膜圧電デバイス。

1 5. 前記薄膜圧電デバイスが薄膜圧電フィルターであることを特徴とする
5 、請求項1記載の薄膜圧電デバイス。

1 6. 前記薄膜圧電フィルターは、直列接続された複数の前記薄膜圧電共振器とこれに対して分路接続された前記薄膜圧電共振器とを備えた梯子型回路で構成されていることを特徴とする、請求項15に記載の薄膜圧電デバイス。

1 7. 前記薄膜圧電デバイスが、複数の薄膜圧電フィルターを備えた送受
10 信切替器であることを特徴とする、請求項1記載の薄膜圧電デバイス。

1 8. 前記薄膜圧電フィルターは、直列接続された複数の前記薄膜圧電共振器とこれに対して分路接続された前記薄膜圧電共振器とを備えた梯子型回路で構成されていることを特徴とする、請求項17に記載の薄膜圧電デバイス。

1 9. 請求項1に記載の薄膜圧電デバイスを製造する方法であって、半導体
15 あるいは絶縁体からなる基板上に前記圧電積層構造体を形成した後に、該圧電積層構造体の形成された側と反対側から前記基板に対して深彫り型反応性イオンエッチング法により前記振動空間を形成する工程を有することを特徴とする、薄膜圧電デバイスの製造方法。

2 0. 振動空間を有する基板と該基板上に形成された圧電積層構造体とを用
20 いて形成された薄膜圧電共振器であって、前記圧電積層構造体は少なくとも圧電体膜と該圧電体膜の両面のそれぞれの少なくとも一部に形成された金属電極とを有しており、前記振動空間は前記基板の圧電積層構造体の形成された側の面からその反対側の面まで貫通するビアホールにより形成されており、該ビアホールの側壁面は前記基板の圧電積層構造体の形成された側の面に対して80～100°の範囲内の
25 角度をなしていることを特徴とする薄膜圧電共振器。

請求の範囲

1. 複数の振動空間を有する基板と該基板上に形成された圧電積層構造体とを含み、前記振動空間に対応して複数の薄膜圧電共振器が形成された薄膜圧電デバイスであって、

前記圧電積層構造体は少なくとも圧電体膜と該圧電体膜の両面のそれぞれの少なくとも一部に形成された金属電極とを有しており、

前記圧電積層構造体は、前記振動空間に面して位置するダイヤフラムと、該ダイヤフラム以外の支持領域とからなり、

前記薄膜圧電共振器は2つの隣り合うもの同士の少なくとも1組が前記金属電極により電氣的に接続されており、

電氣的に接続された隣り合う2つの薄膜圧電共振器の前記ダイヤフラムの中心を通過する直線が前記支持領域を通過する線分の長さ D_1 と、前記電氣的に接続された隣り合う2つの薄膜圧電共振器の前記ダイヤフラムの中心間の距離 D_0 との比率 D_1/D_0 が0.1～0.5である少なくとも1組の前記薄膜圧電共振器を有することを特徴とする薄膜圧電デバイス。

2. 前記電氣的に接続された隣り合う2つの薄膜圧電共振器の組の全てに関して前記比率 D_1/D_0 が0.1～0.5であることを特徴とする、請求項1記載の薄膜圧電デバイス。

3. 前記振動空間は前記基板の圧電積層構造体の形成された側の面からその反対側の面まで貫通するビアホールにより形成されており、該ビアホールの側壁面は前記基板の圧電積層構造体の形成された側の面に対して $80 \sim 100^\circ$ の範囲内の角度をなしていることを特徴とする、請求項1記載の薄膜圧電デバイス。

4. 少なくとも1つの前記薄膜圧電共振器において、前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなることを特徴とする、請求項1記載の薄膜圧電デバイス。

5. 少なくとも1つの前記薄膜圧電共振器の上部電極が2つの電極部から構成されていることを特徴とする、請求項4記載の薄膜圧電デバイス。

6. 少なくとも1つの前記薄膜圧電共振器において、前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、第1の前記圧電体膜と、前記金属電極を構成する内部電極と、第2の前記圧電体膜と、前記金属電極を構成する上部電極とからなることを特徴とする、請求項1記載の薄膜圧

5 電デバイス。

7. 前記ダイアフラムには少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が付されていることを特徴とする、請求項1記載の薄膜圧電デバイス。

8. 前記圧電積層構造体の支持領域と前記基板との間にのみ少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が介在することを特徴とする、請求項1記載の薄膜圧電デバイス。

9. 少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜が一般式 $Al_{1-x}Ga_xN$ (但し、 $0 < x < 1$) で表され、c軸配向を示す窒化アルミニウムと窒化ガリウムとの固溶体より成る配向性結晶膜であって、その(0002)面の回折ピークのロッキング・カーブ半値幅(FWHM)が 3.0° 以下であることを特徴とする、請求項1記載の薄膜圧電デバイス。

10. 少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜がc軸配向を示す酸化亜鉛薄膜であって、その(0002)面の回折ピークのロッキング・カーブ半値幅(FWHM)が 3.0° 以下であることを特徴とする、請求項1記載の薄膜圧電デバイス。

11. 少なくとも1つの前記薄膜圧電共振器において、前記圧電体膜がチタン酸鉛薄膜またはチタン酸ジルコン酸鉛薄膜であることを特徴とする、請求項1記載の薄膜圧電デバイス。

12. 少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、2対の対辺を有し、少なくとも一方の対の対辺が非平行に形成されていることを特徴とする、請求項1記載の薄膜圧電デバイス。

13. 少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、少なくともその一部が非方形の不規則な多角形で形成されていることを特徴とする、請求項1記載の薄膜圧電デバイス。

1 4. 少なくとも1つの前記薄膜圧電共振器において、前記ダイアフラムの平面形状は、少なくともその一部に曲線部分を含む非方形の不規則な多角形で形成されていることを特徴とする請求項1記載の薄膜圧電デバイス。

5 1 5. 前記薄膜圧電デバイスが薄膜圧電フィルターであることを特徴とする、請求項1記載の薄膜圧電デバイス。

1 6. 前記薄膜圧電フィルターは、直列接続された複数の前記薄膜圧電共振器とこれに対して分路接続された前記薄膜圧電共振器とを備えた梯子型回路で構成されていることを特徴とする、請求項15に記載の薄膜圧電デバイス。

10 1 7. 前記薄膜圧電デバイスが、複数の薄膜圧電フィルターを備えた送受信切替器であることを特徴とする、請求項1記載の薄膜圧電デバイス。

1 8. 前記薄膜圧電フィルターは、直列接続された複数の前記薄膜圧電共振器とこれに対して分路接続された前記薄膜圧電共振器とを備えた梯子型回路で構成されていることを特徴とする、請求項17に記載の薄膜圧電デバイス。

15 1 9. 請求項1に記載の薄膜圧電デバイスを製造する方法であって、半導体あるいは絶縁体からなる基板上に前記圧電積層構造体を形成した後に、該圧電積層構造体の形成された側と反対側から前記基板に対して深彫り型反応性イオンエッチング法により前記振動空間を形成する工程を有することを特徴とする、薄膜圧電デバイスの製造方法。

20 2 0. 振動空間を有する基板と該基板上に形成された圧電積層構造体とを用いて形成された薄膜圧電共振器であって、前記圧電積層構造体は少なくとも圧電体膜と該圧電体膜の両面のそれぞれの少なくとも一部に形成された金属電極とを有しており、前記振動空間は前記基板の圧電積層構造体の形成された側の面からその反対側の面まで貫通するビアホールにより形成されており、該ビアホールの側壁面は前記基板の圧電積層構造体の形成された側の面に対して80～100°の範囲内の
25 角度をなしていることを特徴とする薄膜圧電共振器。

2 1. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなっており、前記上部電極が2つの電極部から構成されていることを特徴とする、請求項20記載の薄膜圧電共振器。

22. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、第1の前記圧電体膜と、前記金属電極を構成する内部電極と、第2の前記圧電体膜と、前記金属電極を構成する上部電極とからなることを特徴とする、請求項20記載の薄膜圧電共振器。

5 23. (追加) 前記ダイアフラムには少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が付されていることを特徴とする、請求項20記載の薄膜圧電共振器。

24. (追加) 前記圧電体膜の厚さを t とし、前記絶縁体層の厚さを t' として、 $0.1 \leq t' / t \leq 0.5$ が満たされることを特徴とする、請求項23記載
10 の薄膜圧電共振器。

25. (追加) 前記圧電積層構造体の支持領域と前記基板との間にのみ少なくとも一層の酸化シリコンおよび／または窒化シリコンを主成分とする絶縁体層が存在することを特徴とする、請求項20記載の薄膜圧電共振器。

26. (追加) 前記圧電体膜は、酸化亜鉛より成る膜、チタン酸鉛より成る
15 膜、チタン酸ジルコン酸鉛より成る膜、または一般式 $Al_{1-x}Ga_xN$ (但し、 $0 < x < 1$) で表され窒化アルミニウムと窒化ガリウムとの固溶体より成る配向性結晶膜からなることを特徴とする、請求項20記載の薄膜圧電共振器。

27. (追加) 前記ダイアフラムの平面形状は、2対の対辺を有し、少なくとも一方の対の対辺が非平行に形成されていることを特徴とする、請求項20記載
20 の薄膜圧電共振器。

28. (追加) 前記ダイアフラムの平面形状は、少なくともその一部が非方形の不規則な多角形で形成されていることを特徴とする、請求項20記載の薄膜圧電共振器。

29. (追加) 前記ダイアフラムの平面形状は、少なくともその一部に曲線
25 部分を含む非方形の不規則な多角形で形成されていることを特徴とする、請求項20記載の薄膜圧電共振器。

30. (追加) 前記金属電極の少なくとも1つは主電極層と密着層とを含んでなることを特徴とする、請求項20記載の薄膜圧電共振器。

31. (追加) 前記圧電体膜の厚さが $0.98 \sim 1.57 \mu m$ であることを

特徴とする、請求項 20 記載の薄膜圧電共振器。

32. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなっており、前記下部電極の厚さと前記上部電極の厚さとの合計が 320 ~ 485 nm であることを特徴とする、請求項 20 記載の薄膜圧電共振器。

33. (追加) 前記下部電極の厚さが 170 ~ 235 nm であることを特徴とする、請求項 32 記載の薄膜圧電共振器。

34. (追加) 前記上部電極の厚さが 150 ~ 250 nm であることを特徴とする、請求項 32 記載の薄膜圧電共振器。

35. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなっており、前記圧電体膜の厚さに対する前記下部電極の厚さと前記上部電極の厚さとの合計厚さの比率が 0.255 ~ 0.392 であることを特徴とする、請求項 20 記載の薄膜圧電共振器。

36. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなっており、前記圧電体膜の厚さに対する前記下部電極の厚さと前記上部電極の厚さとの合計厚さの比率が 0.255 ~ 0.452 であることを特徴とする、請求項 30 記載の薄膜圧電共振器。

37. (追加) 前記電氣的に接続された隣り合う 2 つの薄膜圧電共振器の組の全てに関して前記比率 $D1/D0$ が 0.18 ~ 0.3 であることを特徴とする、請求項 2 記載の薄膜圧電デバイス。

38. (追加) 前記圧電体膜の厚さを t とし、前記絶縁体層の厚さを t' とし、 $0.1 \leq t'/t \leq 0.5$ が満たされることを特徴とする、請求項 7 記載の薄膜圧電デバイス。

39. (追加) 前記金属電極の少なくとも 1 つは主電極層と密着層とを含んでなることを特徴とする、請求項 1 記載の薄膜圧電デバイス。

40. (追加) 前記圧電体膜の厚さが 0.98 ~ 1.57 μm であることを特徴とする、請求項 1 記載の薄膜圧電デバイス。

4 1. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなっており、前記下部電極の厚さと前記上部電極の厚さとの合計が320～485nmであることを特徴とする、請求項1記載の薄膜圧電デバイス。

5 4 2. (追加) 前記下部電極の厚さが170～235nmであることを特徴とする、請求項41記載の薄膜圧電デバイス。

4 3. (追加) 前記上部電極の厚さが150～250nmであることを特徴とする、請求項41記載の薄膜圧電デバイス。

10 4 4. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなっており、前記圧電体膜の厚さに対する前記下部電極の厚さと前記上部電極の厚さとの合計厚さの比率が0.255～0.392であることを特徴とする、請求項1記載の薄膜圧電デバイス。

15 4 5. (追加) 前記圧電積層構造体が、前記基板側から順に積層された、前記金属電極を構成する下部電極と、前記圧電体膜と、前記金属電極を構成する上部電極とからなっており、前記圧電体膜の厚さに対する前記下部電極の厚さと前記上部電極の厚さとの合計厚さの比率が0.255～0.452であることを特徴とする、請求項39記載の薄膜圧電デバイス。

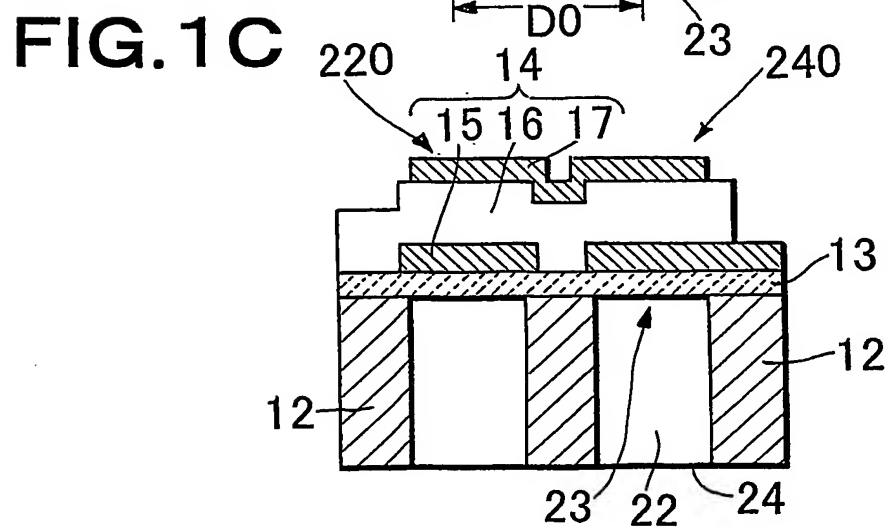
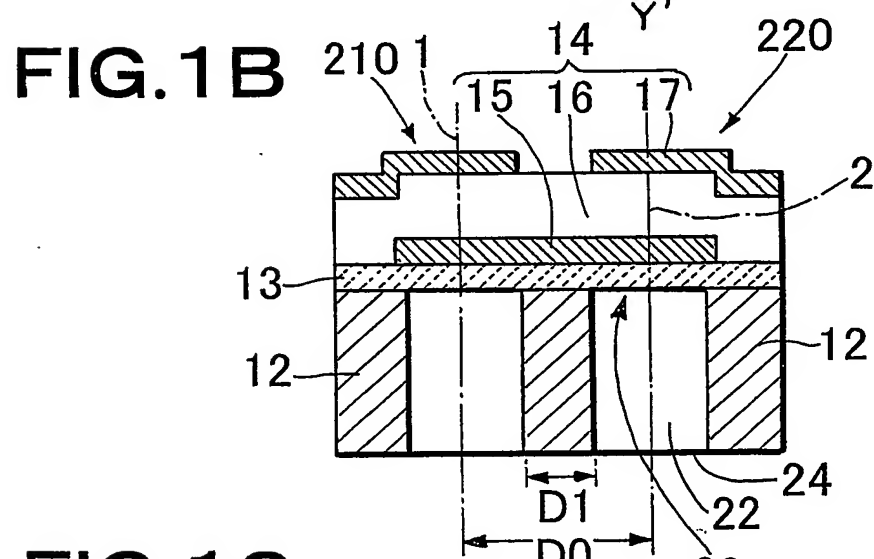
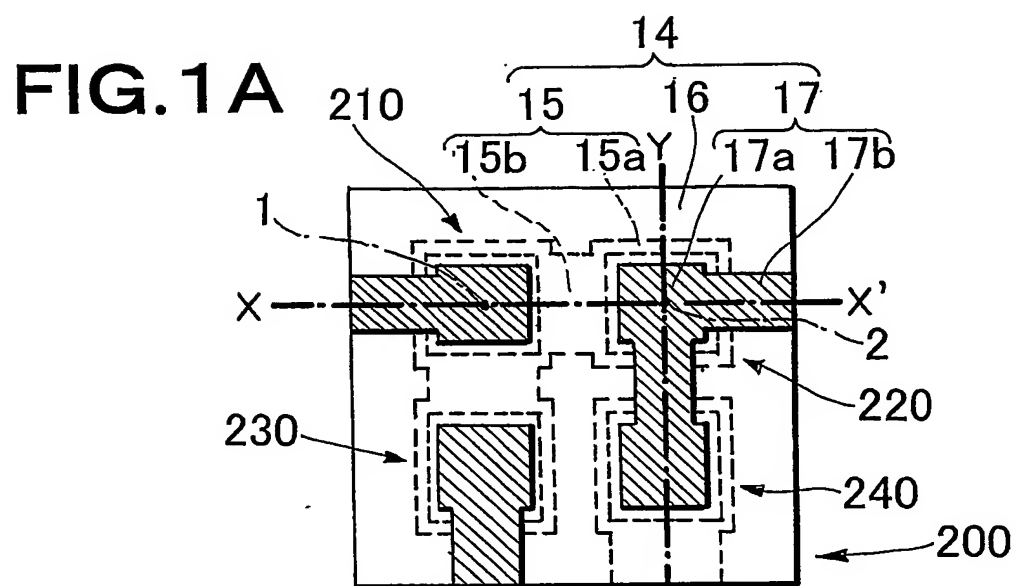


FIG.2A

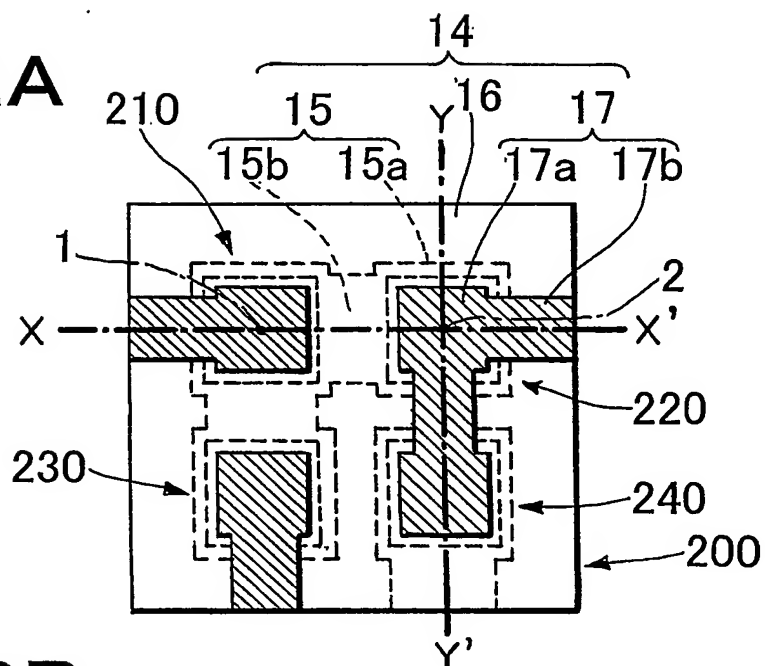


FIG.2B

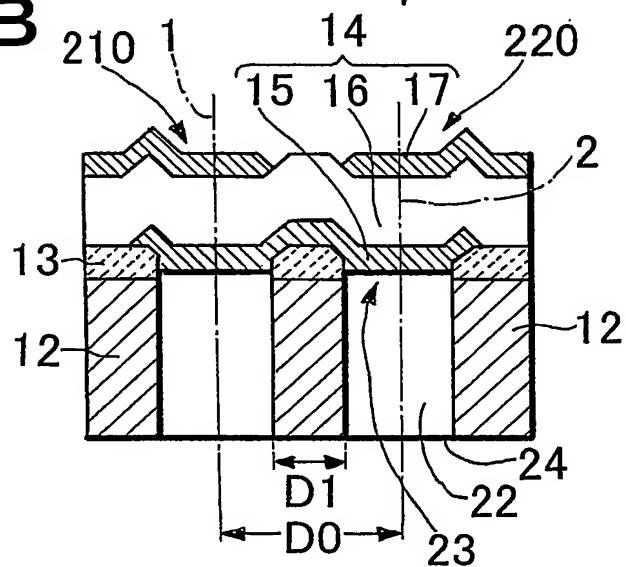
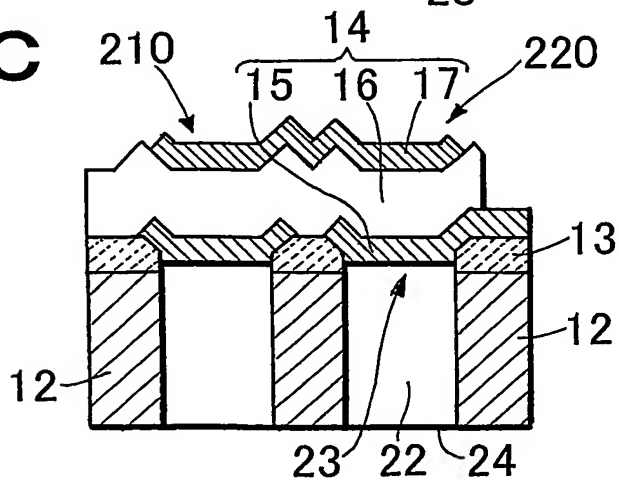


FIG.2C



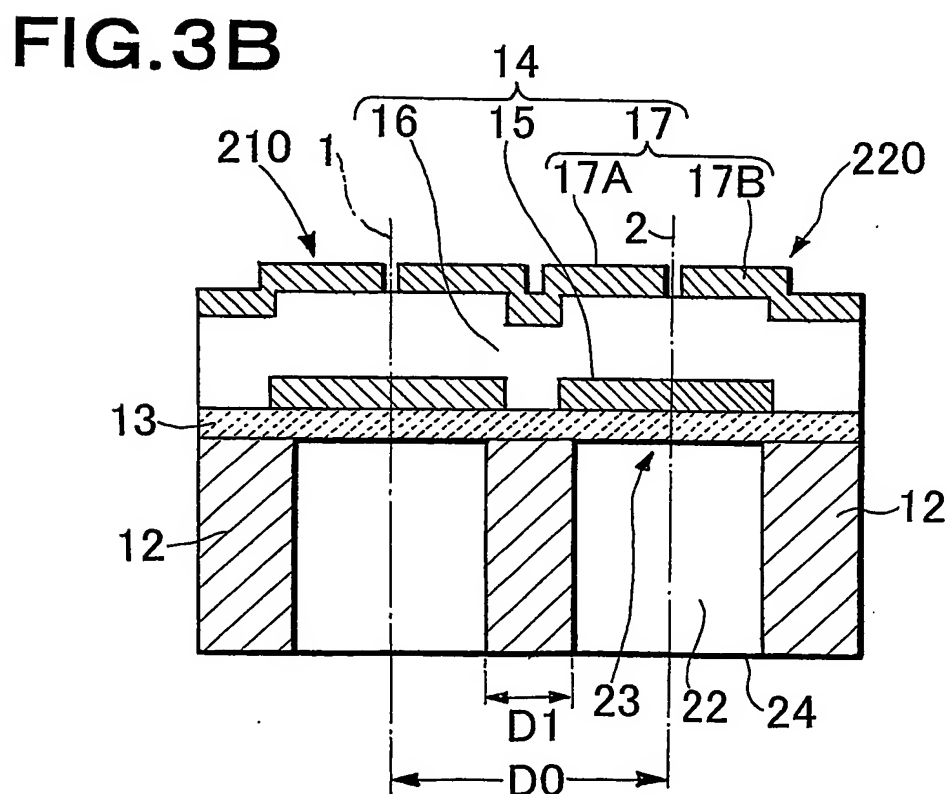
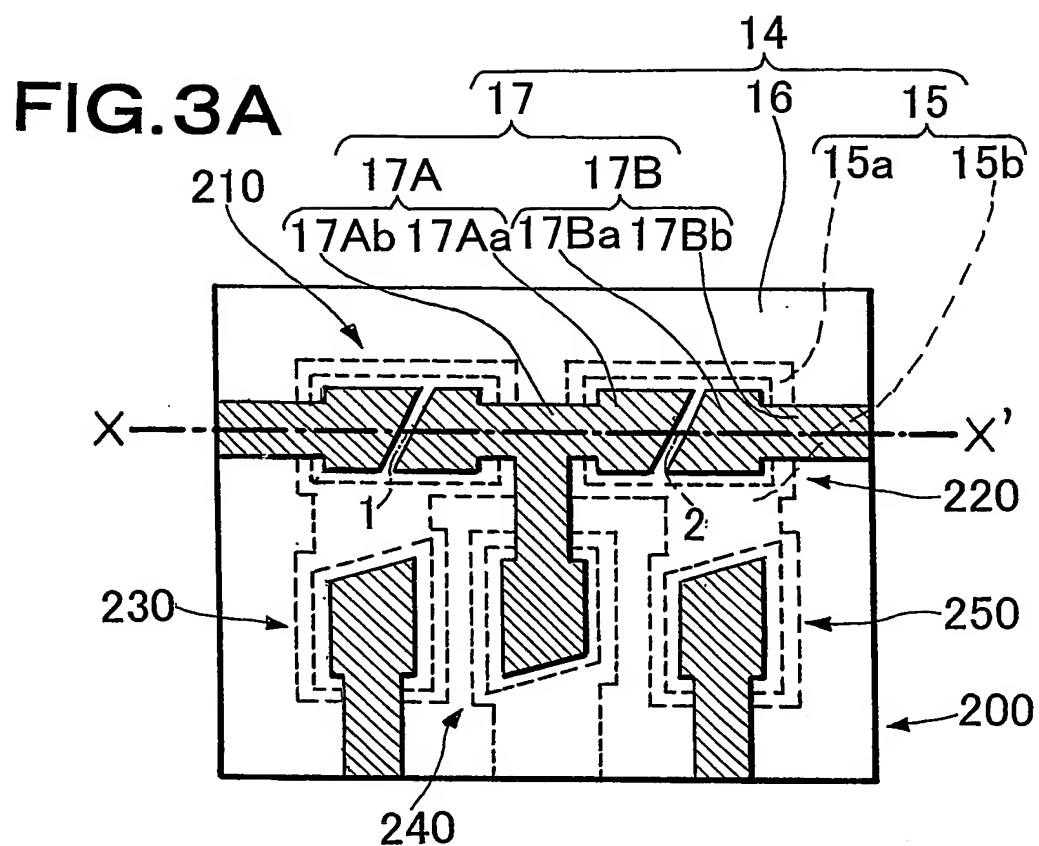


FIG.4A

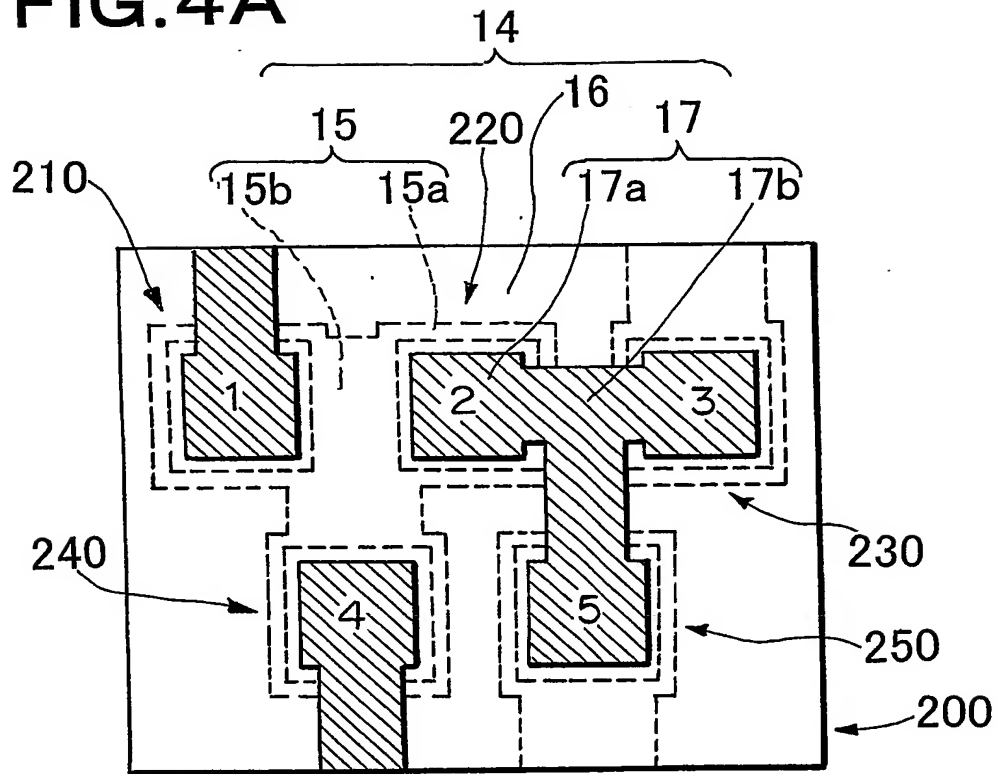


FIG.4B

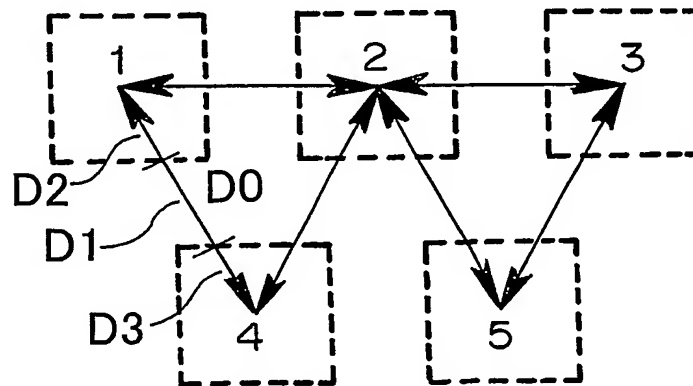


FIG.5A

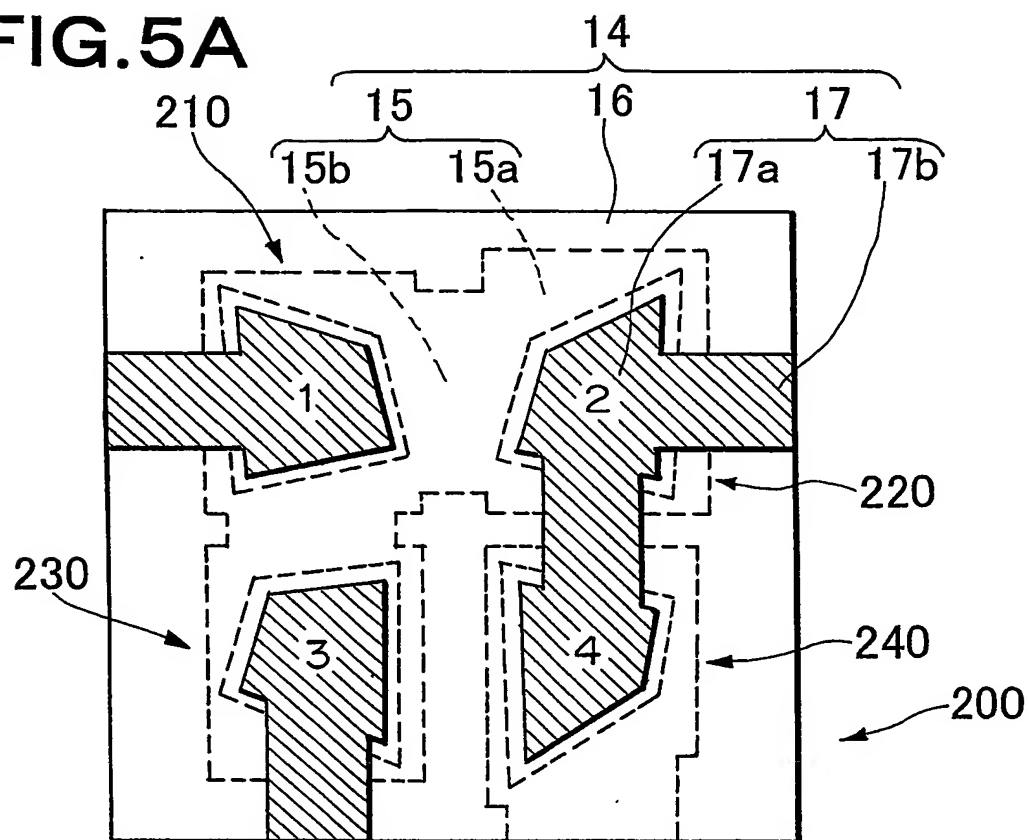


FIG.5B

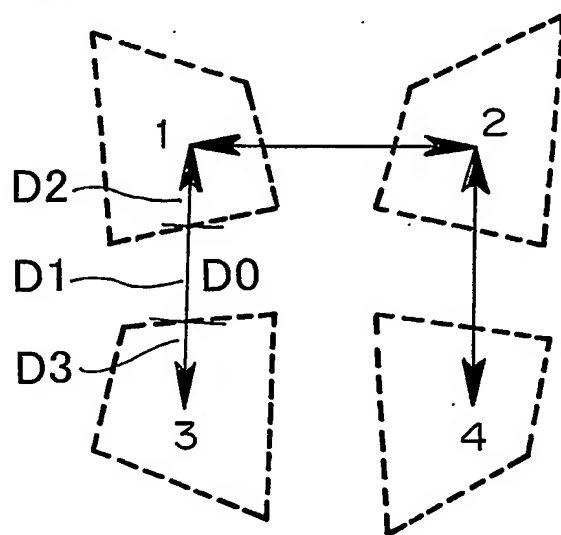


FIG. 6A

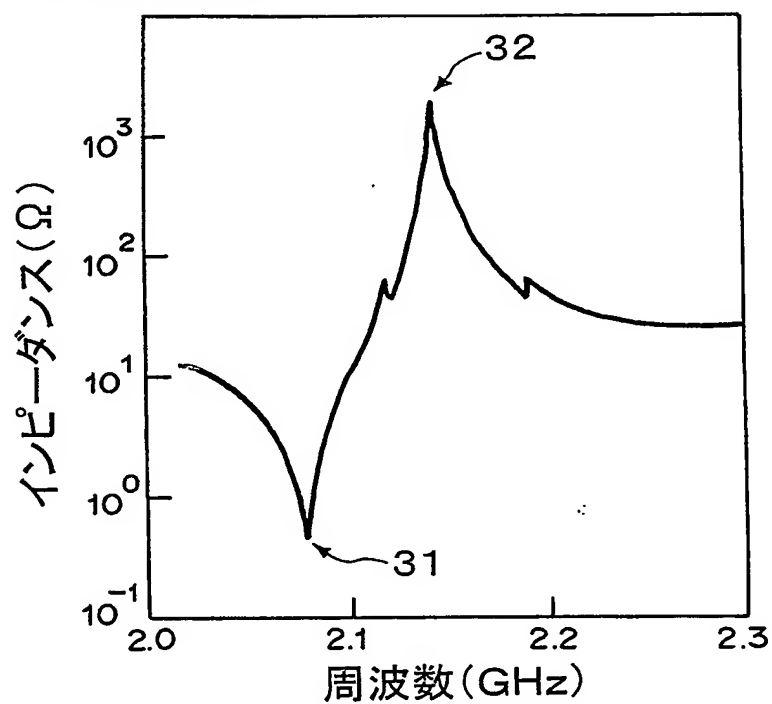


FIG. 6B

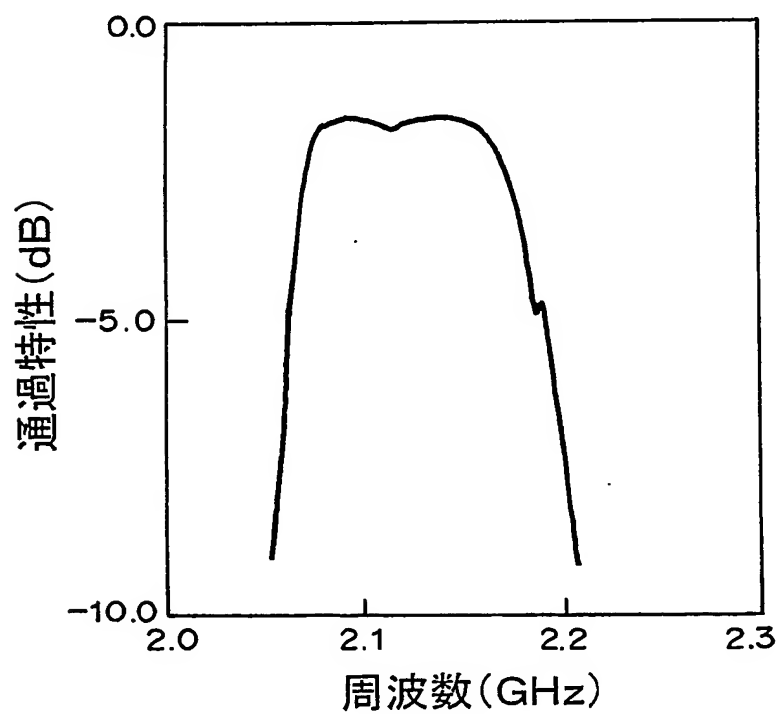


FIG.7A

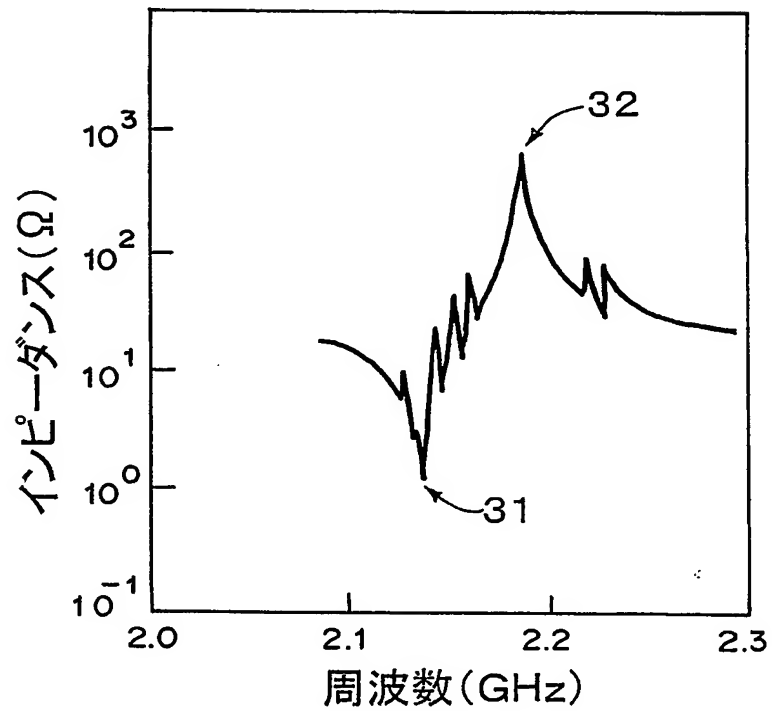


FIG.7B

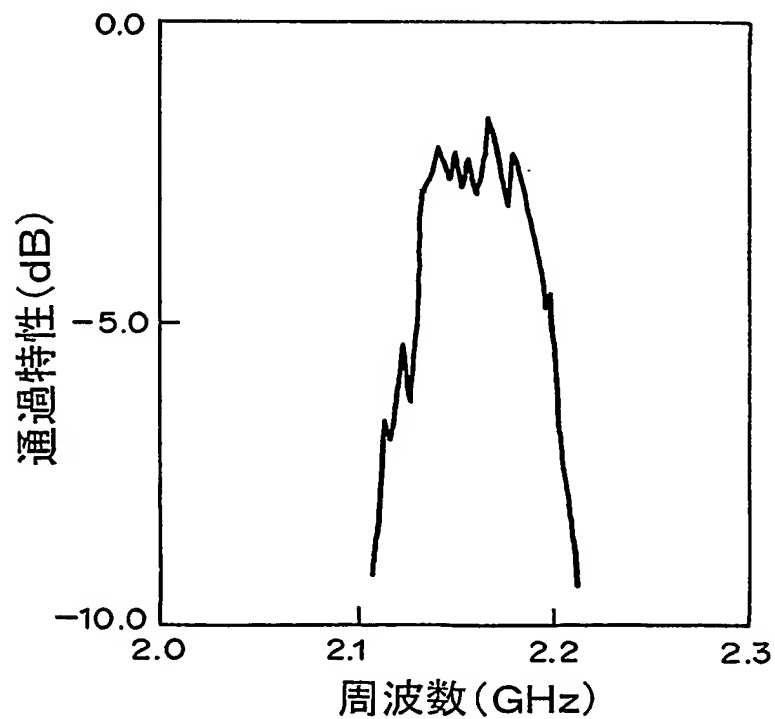


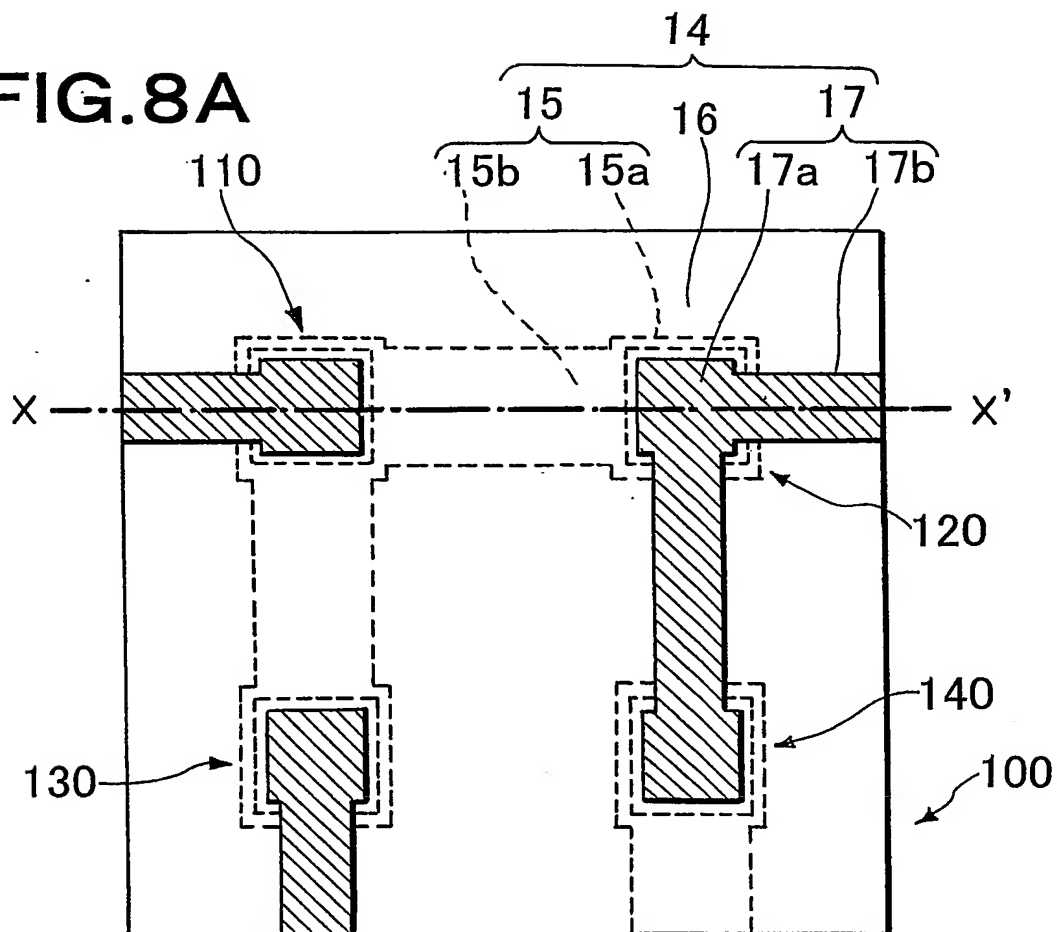
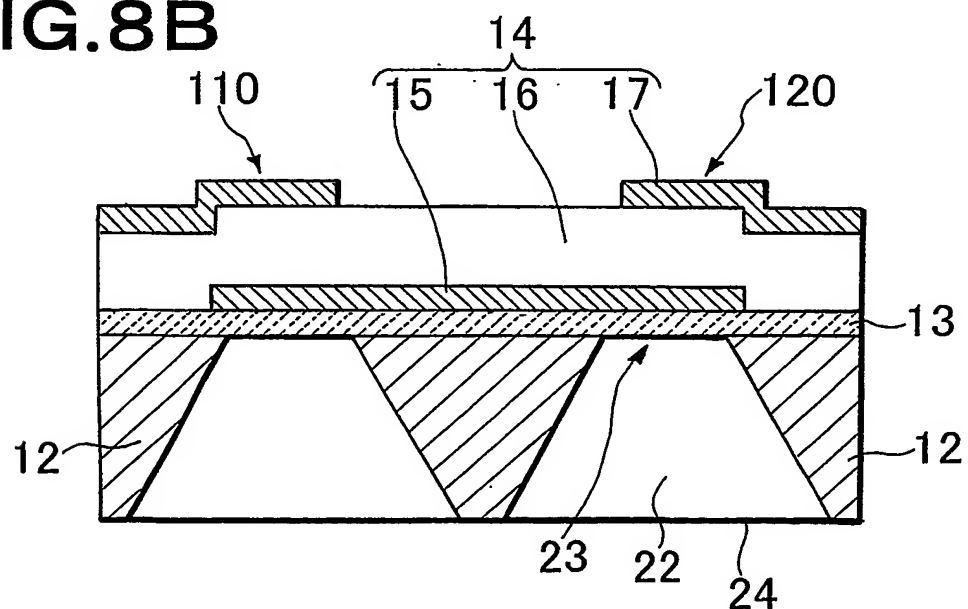
FIG.8A**FIG.8B**

FIG.9

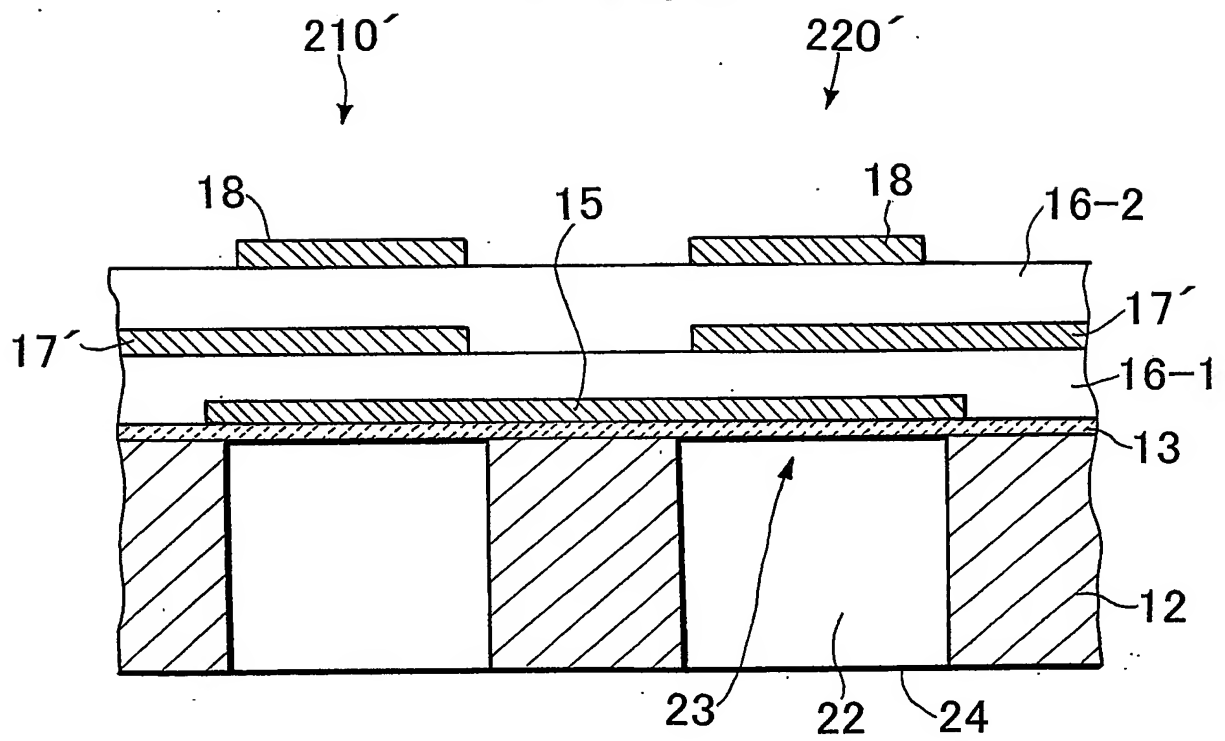
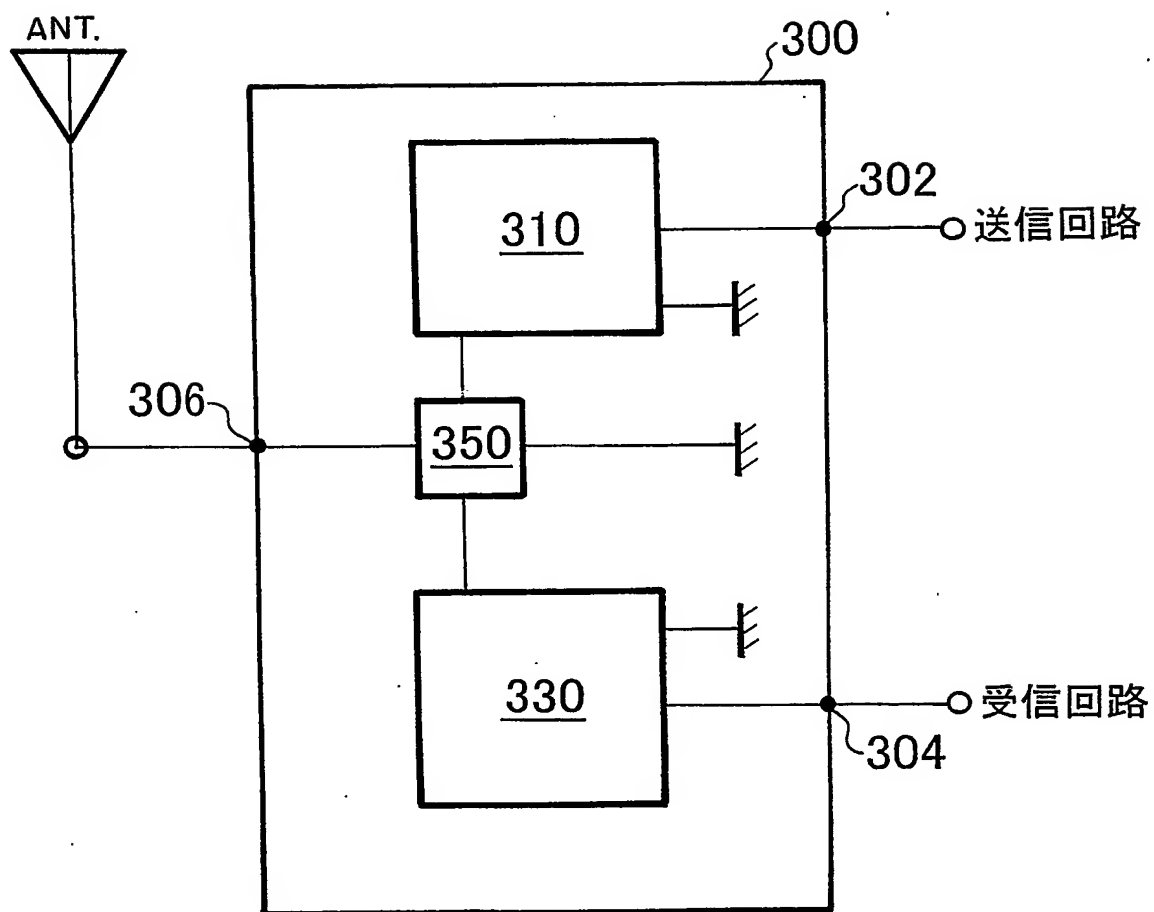


FIG. 10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/07857

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H03H9/17, H03H3/02, H03H9/54, H03H9/58, H01L41/08,
H01L41/22

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H03H9/17, H03H3/02, H03H9/54, H03H9/58, H01L41/08,
H01L41/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A X	JP 2000-307376 A (Takahisa WATANABE), 02 November, 2000 (02.11.00), Full text; all drawings (Family: none)	1-19 20
P,A P,X	JP 2003-133892 A (TDK Corp.), 09 May, 2003 (09.05.03), Claims; Fig. 1 (Family: none)	1-19 20
P,A P,X	JP 2002-353760 A (Toko, Inc.), 06 December, 2002 (06.12.02), Full text; all drawings (Family: none)	1-19 20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
01 September, 2003 (01.09.03)

Date of mailing of the international search report
24 September, 2003 (24.09.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/07857

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-203558 A (Murata Mfg. Co., Ltd.), 27 July, 2001 (27.07.01), Full text; all drawings (Family: none)	4-11, 15-19
A	JP 2000-332568 A (Agilent Technologies Inc.), 04 October, 2000 (04.10.00), Claims; all drawings & EP 1041717 A2 & US 6215375 B1	12, 13
A	JP 2002-76823 A (Murata Mfg. Co., Ltd.), 15 March, 2002 (15.03.02), Claims; Figs. 7 to 9 & EP 1170862 A2 & US 2001/54941 A1	13, 14

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H03H 9/17 H03H 3/02 H03H 9/54
H03H 9/58 H01L41/08 H01L41/22

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H03H 9/17 H03H 3/02 H03H 9/54
H03H 9/58 H01L41/08 H01L41/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2003年
日本国登録実用新案公報 1994-2003年
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2000-307376 A (渡邊 隆彌)	1-19
X	2000.11.02, 全文, 全図 (ファミリーなし)	20
PA	J P 2003-133892 A (ティーディーケイ株式会社)	1-19
PX	2003.05.09, 特許請求の範囲, 第1図 (ファミリーなし)	20

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

01.09.03

国際調査報告の発送日

24.09.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

清水 稔

5W

3248

電話番号 03-3581-1101 内線 3534

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
PA	JP 2002-353760 A (東光株式会社)	1-19
PX	2002. 12. 06, 全文, 全図 (ファミリーなし)	20
A	JP 2001-203558 A (株式会社村田製作所)	4-11,
	2001. 07. 27, 全文, 全図 (ファミリーなし)	15-19
A	JP 2000-332568 A (アジレント・テクノロジーズ・インク) 2000. 10. 04, 特許請求の範囲, 全図 & EP 1041717 A2 & US 6215375 B1	12, 13
A	JP 2002-76823 A (株式会社村田製作所) 2002. 03. 15, 特許請求の範囲, 第7-9図 & EP 1170862 A2 & US 2001/54941 A1	13, 14